



**TO-247-4L**  
**ハーフブリッジ評価基板**  
**取扱説明書**

## <高電圧に関するご注意事項>

◇操作を始められる前に！

このドキュメントは、SiC MOSFET 用評価ボード(P02SCT3040KR-EVK-001)とその機能に限定し記載しています。

**P02SCT3040KR-EVK-001** のより詳細な内容については、製品仕様書を参照してください。

**安全に操作を行って頂く為に、評価ボードをご使用になる前に必ずこのドキュメントの全文を読んでください！**



また、使用される電圧およびボードの構造によっては、**生命に危険をおよぼす電圧が発生する場合があります。**  
必ず下記囲み内の注意事項を厳守してください。

### <使用前に>

- ① ボードの落下などによる部品の破損、欠落がない事を確認してください。
- ② 導電性の物体がボード上に落ちていない状態である事を確認してください。
- ③ モジュールと評価ボードのはんだ付けを行う際は、はんだ飛散に注意してください。
- ④ 基板に、結露や水滴がない事を確認してください。

### <通電中>

- ⑤ 導電性の物体がボードに接触しないよう注意してください。
- ⑥ **動作中は、偶発的な短時間の接触、もしくは手を近づけた場合の放電であっても、重篤に陥る場合や生命に関わる危険性があります。**

**絶対にボードに素手で触れたり、近づけ過ぎたりしないでください。**

また、ピンセットやドライバなど導電性の器具を用いての作業も上記同様に注意してください。

- ⑦ 定格以上の電圧が印加された場合、短絡など仕様状況によっては部品の破裂等も考えられます。部品の飛散などによる危険についても考慮して下さい。
- ⑧ 動作時は、熱等によるボード・部品の変色や液漏れ等、及び低温評価による結露に注意しながら作業を進めてください。

### <使用后>

- ⑨ 評価ボードには、高電圧を蓄える回路が含まれる場合があります。接続している電源回路を切断しても電荷を蓄えているため、ご使用後には必ず放電し、放電したことを確認してから取り扱うようにして下さい。
- ⑩ 過熱された部品への接触による火傷等に注意してください。

この評価ボードは、研究開発施設で使用されるもので、

**各施設において高電圧を取り扱う事を許可された方だけが使用出来ます。**

また、高電圧を使用しての作業時には、「高電圧作業中」等の明示を行い、インターロック等を備えたカバーや保護メガネの着用等、安全な環境において作業される事を推奨します。

SiC MOSFET 評価ボード

# TO-247-4L ハーフブリッジ評価基板 取扱説明書

SiC MOSFET などのパワーデバイスの評価では、一般に高電圧かつ大電流を扱うため、その評価環境を適切に構築することが求められます。しかしながら、新たなパッケージを検討する場合、最適な評価基板を直ちに入手することは困難な場合が多くなっています。

そこで、一般的な回路構成であるハーフブリッジ回路を採用した評価基板を準備し、適正な評価条件を簡単かつ容易に準備できるようにするために、駆動回路や駆動電源、過電流保護回路、ゲート信号保護回路などを含めることにより、最適な評価環境を提供します。

このユーザガイドでは、TO-247-4L パッケージ用評価基板の取り扱い方について説明しています。なお、回路図、BOM、PCB レイアウトや電気的仕様等に関する詳細な情報は、「TO-247-4L ハーフブリッジ評価基板 製品仕様書」(No.62UG017) Rev.001)を参照して下さい。

## 1. はじめに

本基板は外部から供給される電圧源や信号源が複数存在するため、下記に定める投入および切断シーケンスを必ず守ることで、破壊等のトラブルを回避できます。

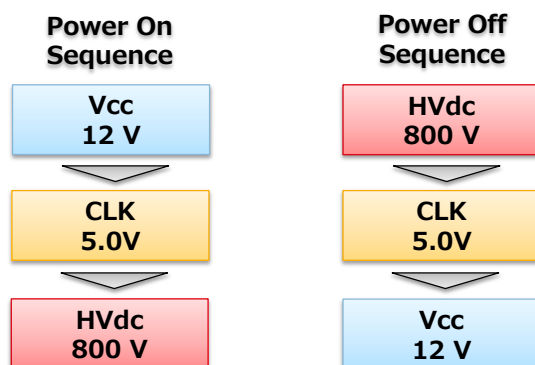


Figure 1. On/Off シーケンス

## 2. LED 表示

本基板には基板の動作状態を簡単に把握できるように、いくつかの LED が備えられています。

LED の概略設置場所を Figure 2. に、その詳細を Table 1. に、発生事象毎の LED 点灯状況について Table 2. に示します。なお、アラーム系 LED が点灯した場合は、外部回路によるラッチ状態となっていますが、ラッチをリセットするプッシュボタンが備わっています。

異常状態を取り除いた後にそのリセットボタン(ノンロック型、プッシュボタン)を操作することにより、ラッチ状態を解除し通常動作に戻すことができます。

LS\_FAULT と OCP が同時に点灯した場合は、必ず OCP リセットを先に動作させて下さい。

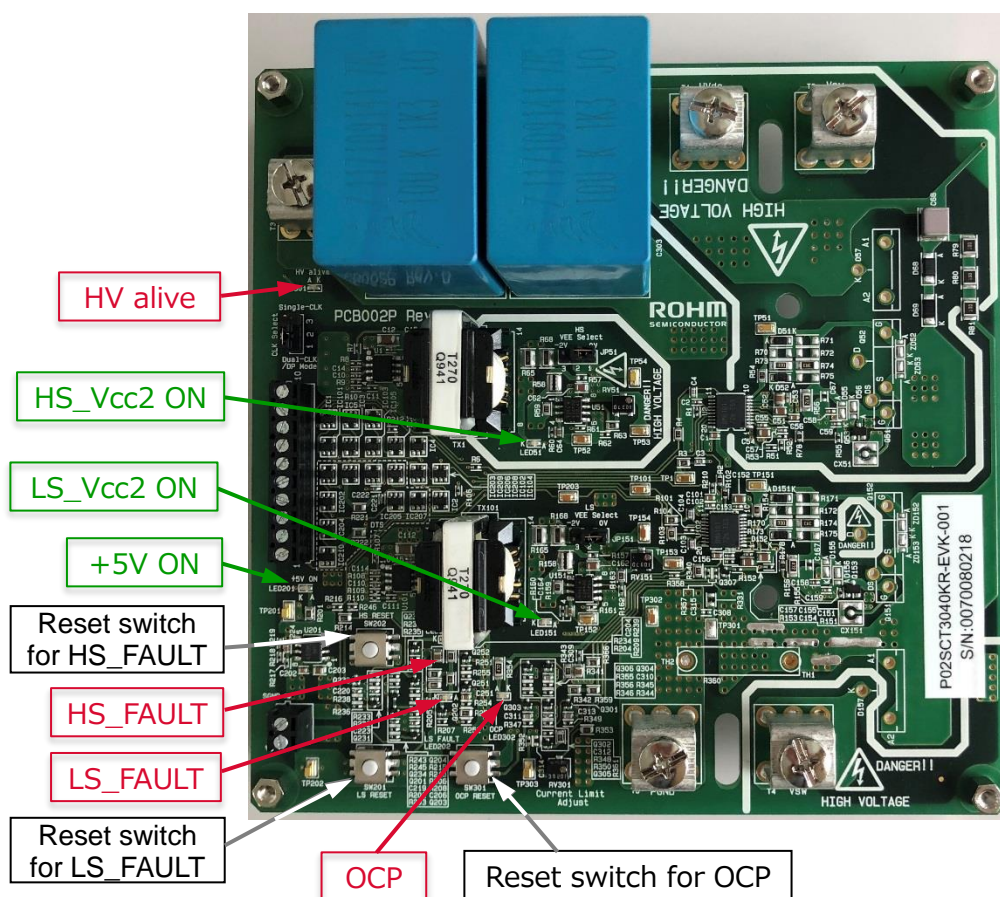


Figure 2. LED and pushed-button switch Location

Table 1. LED 点灯とその意味

シルク表記	LED	LED 点灯	詳細
HV alive	赤	点灯	高圧電源 HVdc に 10V 以上の電圧が存在すると点灯する。高圧電源を切り離していても点灯していることがあるので、点灯時は基板に絶対触れない。
		消灯	HVdc の電圧が 10V 以下。
+5V_ON	緑	点灯	通常動作時に点灯。点灯時は制御用電源 (+12V) が出力されている。
		消灯	制御用電源が印加されていない。
HS_Vcc2_ON LS_Vcc2_ON	緑	点灯	通常動作時に点灯。ゲート駆動用絶縁電源が正常に立ち上っている。
		消灯	ゲート駆動用絶縁電源が出力されていない。
HS_FAULT LS_FAULT	赤	点灯	駆動 IC の FLT 信号が出力された時に点灯。
		消灯	通常動作状態。
OCP	赤	点灯	LS 側 MOSFET の過電流を検出したときに点灯。同時に LS_FAULT も点灯。
		消灯	通常動作状態。

Table 2. FAULT LED 点灯とその意味合い

状態	LED 点灯			点灯時の現象
	HS_FAULT	LS_FAULT	OCP	
HS 側 Failure	点灯	--	--	<ul style="list-style-type: none"> <li>● HS 側ゲートソースが短絡</li> <li>● HS 側 DESAT を検出</li> <li>● HS 側ゲート絶縁電源 (Vcc2_HS) の UVLO を検出</li> <li>● INA_HS 信号と OUT1_HS 信号の論理不整合</li> </ul>
LS 側 Failure	--	点灯	--	<ul style="list-style-type: none"> <li>● LS 側ゲートソースが短絡</li> <li>● LS 側 DESAT を検出</li> <li>● LS 側ゲート絶縁電源 (Vcc2_LS) の UVLO を検出</li> <li>● INA_LS 信号と OUT1_LS 信号の論理不整合</li> <li>● 10<math>\mu</math>s 以上目づつ 30A 以上のドレイン電流を流す<sup>[NOTE1]</sup></li> </ul>
OCP	--	点灯	点灯	<ul style="list-style-type: none"> <li>● LS 側 OCP を検出 (ドレイン→ソースへ流れる電流のみ検出)</li> </ul>

[NOTE1] OCP 回路が送出する VTSIN 信号のレベルシフト量が R359(470 $\Omega$ )で決定されており、ドレイン電流が流れるとレベルシフト量が多くなり VTSIN 信号の検出レベルを下回り LS\_FAULT が点灯する。10 $\mu$ s 以上のパルス幅を入力する場合は R359 を 2.2k $\Omega$ に変更する。

### 3. OCP 調整方法

#### 3.1 OCP 検出信号

Over Current Protection (OCP) 回路は、LS 側 MOSFET のパワーソース端子と PGND 間に挿入した電流センス抵抗の両端電圧を検出し、LS 側 MOSFET 駆動 IC (U102) の VTSIN 信号 (01 ピン) に OCP 検出信号を入力することで、入力信号側にある FLT 信号を発生させ、HS 側を含めて CLK 信号全体を無効化しています。

Figure 3.に OCP 回路を示します。

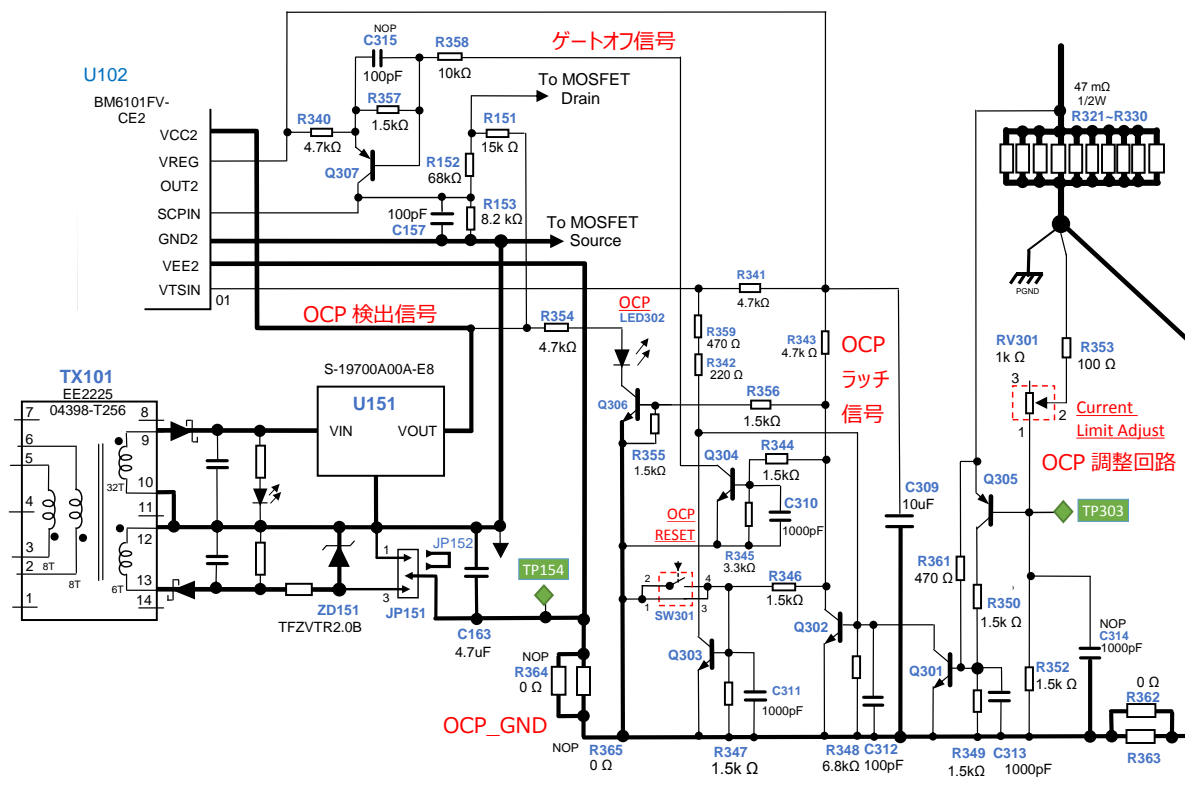


Figure 3. OCP 回路

電流センス抵抗により消費される電力を極力抑えるために、OCP 回路は負バイアスで駆動できるように設計されていますが、VTSIN 信号は GND2 (03 ピン) 基準となっており、負バイアス駆動の場合、OCP 検出信号を直接 VTSIN 信号に入力することは出来ません。そのため、抵抗 (R341,R342,R359) によるレベルシフト回路により、OCP 信号を VTSIN 端子へ接続していますので、バイアス電圧を変更する時は、このレベルシフト回路の再調整が必要となります。Table 3.にバイアス電圧ごとのレベルシフト抵抗値を示します。なお、マイナスバイアス時は OCP 起動点を可変抵抗 RV301 で調整できるようになっており、抵抗 R361 を取り除くことにより動作しますが、バイアス電圧を変更した場合、OCP 調整範囲を R353 で再調整する必要があります。バイアス電圧ごとの抵抗値を Table 3.に示します。

Table 3. レベルシフト抵抗の調整

バイアス電圧	R341	R342	R359	R353	R361	Remarks
ゼロバイアス		220	470	100	470	OCP 調整は不可
-2V	4.7k	220	2.2k	100	未実装	OCP は RV301 で調整可
-3.0V		470	3.3k	56		
-3.6V		220	4.7k	47		
-4.0V		220	5.6k	39		

OCP 回路は、起動用トランジスタ (Q301,Q305)、ラッチ用トランジスタ (Q303)、ゲートオフ信号用トランジスタ (Q304)、LED 表示用トランジスタ (Q306) によって構成されています。また、OCP 回路の GND (OCP\_GND) を選択する抵抗 R362/R363 と R364/R365 が用意されています。Table 4. に選択するバイアス電圧と実装する抵抗の関係を示します。初期設定はゼロバイアスです。

Table 4. バイアス電圧による OCP\_GND 設定方法

バイアス電圧	R362	R363	R364	R365
ゼロバイアス	0Ω	0Ω	実装しない	実装しない
マイナスバイアス	実装しない	実装しない	0Ω	0Ω

また、OCP 回路が起動してから LS 側 MOSFET をオフするまでの時間を極力短くするため、ゲートオフ信号により、駆動 IC (U102) の SCPIN 端子の電圧を直接持ち上げることで、SCP 起動から 1μs 以下で MOSFET のゲート信号を遮断することができます。なお、OCP 回路が起動すると、OCP ラッチ回路が起動し、MOSFET のゲートが遮断された後も OCP 状態を保持し、LED302 (赤) を点灯させます。OCP の発生原因を取り除いた後に、OCP Reset スイッチ (SW301) を押し、ラッチ回路をリセットすることができます。

Figure 4. に OCP 回路リセットスイッチおよび調整用抵抗等の実装位置を示します。

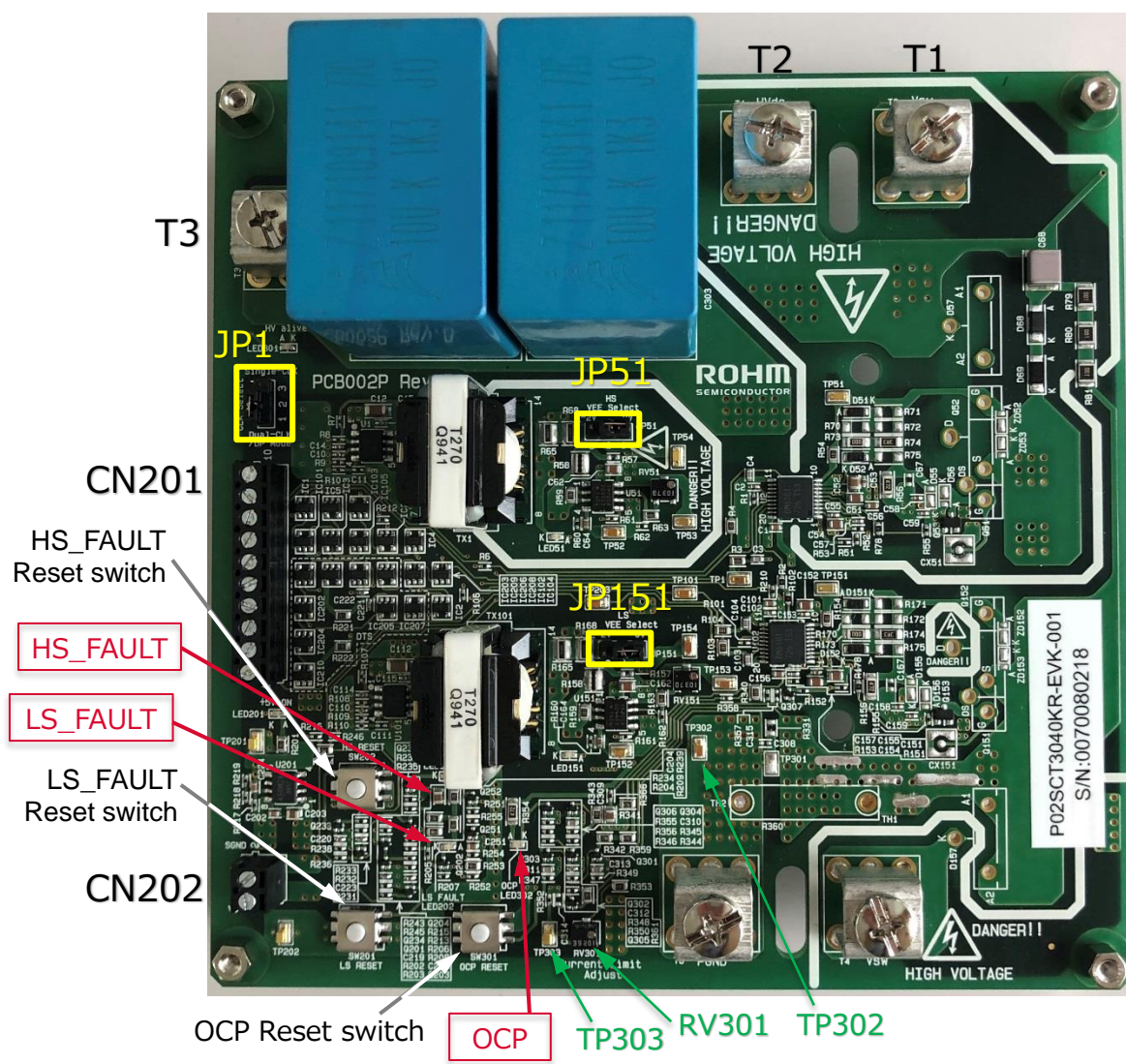


Figure 4. コネクタおよび OCP 調整回路 配置図

### 3.2 ゼロバイアス設定時の調整方法

ゼロバイアス時は OCP の設定を調整することはできませんが、おおよそ以下の OCP 設定電流  $I_{OCP}$  となっています。

$$I_{OCP} = ((R361//R350)+R349)/R349 * V_{BE\_Q301}/0.0047 = 171A$$

### 3.3 負バイアス設定時の調整方法

負バイアス時は可変抵抗 RV301 により OCP 点を調整することができます。調整方法は以下のとおりです。

- デジタルマルチメータ等を TP303 と TP302 に接続する。(TP302 が GND 側)
- RV301 を時計回りに回転させ、OCP 用 LED が点灯する電圧値を読み取る ( $V_{BEMIN}$ )。おおよそ-0.65V 付近で点灯する。
- 一旦 RV301 を時計回りと反対に数回転させ、OCP リセットボタンを押し、OCP 用 LED を消灯させる。
- RV301 を調整し、TP303 の電圧値  $V_{TP303}$  により、OCP 設定電流  $I_{OCP}$  は以下のように設定する。

$$V_{TP303} = V_{BEMIN} + I_{OCP} * 0.0047$$

RV301 を時計回りに調整すると  $I_{OCP}$  は小さくなります。

Table 5. OCP 設定電圧例

$I_{OCP}$	$V_{TP303}$
50 Amps	- 0.415 V
70 Amps	- 0.320 V
90 Amps	- 0.230 V
110 Amps	- 0.130 V
130 Amps	- 0.030 V

Figure 5. に負バイアス時における OCP 起動シーケンス例を示します。

#### ■ OCP設定 : 53A (TP303-TP302間電圧 : 0.4V)

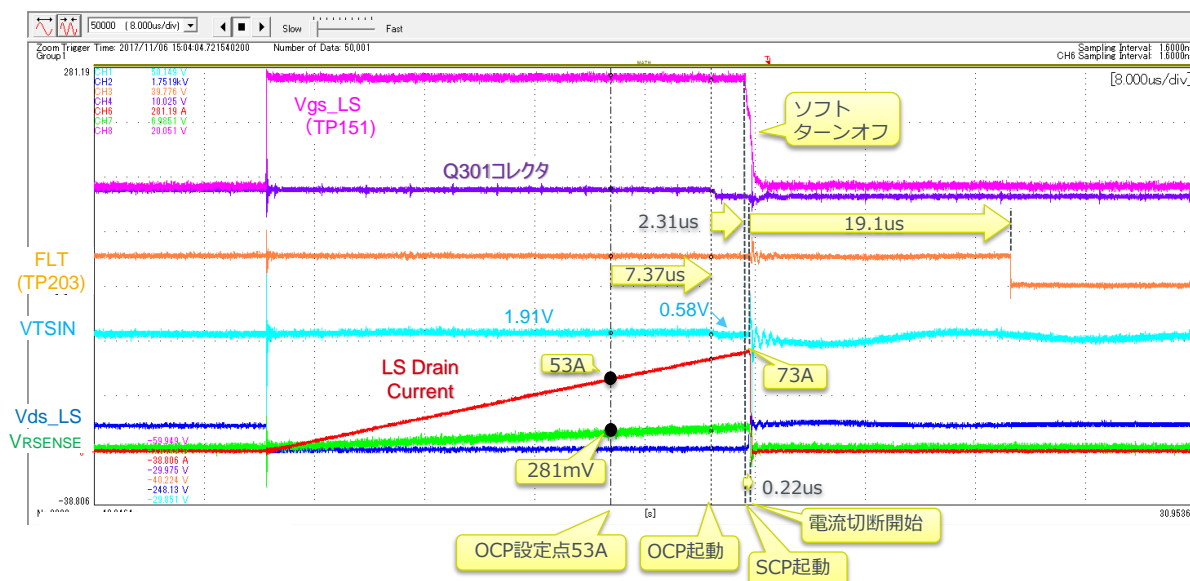


Figure 5. OCP 起動シーケンス



$V_{TP303}$  の設定値は-0.4V となっており、OCP 設定点は 53A です。まずゲート電圧  $V_{gs\_LS}$  に駆動電圧 18V が印加されるとドレイン電流が増加します。電流センス抵抗にも同じ電流が流れるため、その両端電圧  $V_{SENSE}$  も比例して上昇します。 $V_{SENSE}$  電圧が約 281mV になると OCP 設定点となり Q305 がターンオンしますが、Q301 がターンオンするまで約 7.37 $\mu$ s 経過しています。これは Q301 のベース電圧は R349 と R350 の分割電圧が印加されており、負バイアス電圧が低い場合は、Q301 のターンオンする  $V_{BE}$  まで到達する時間がより長くなるためです。

次に Q301 がターンオンすると、OCP 回路が起動し約 2.31 $\mu$ s 後に、駆動 IC の SCP 回路が起動することによる LS 側ゲート信号のターンオフ動作が始まります。この場合通常オフ動作ではなく、ソフトターンオフ動作により、MOSFET のドレイン電圧のターンオフサージを抑えています。そして、SCP 起動から約 19 $\mu$ s 後に入力信号側の FLT 信号が起動し、LS\_FAULT LED (赤) が点灯します。

このように、OCP の設定値から実際に電流遮断までの遅延時間により、過電流は上昇を続けるため、実際の設定値は回路上の遅延およびばらつきを考慮して設定する必要があります。

## 4. コネクタ ピンアサイン

コネクタ ピンアサインを figure 6 に示します。

また、各信号および電源端子の定義を table 6 および table 7 に示します。

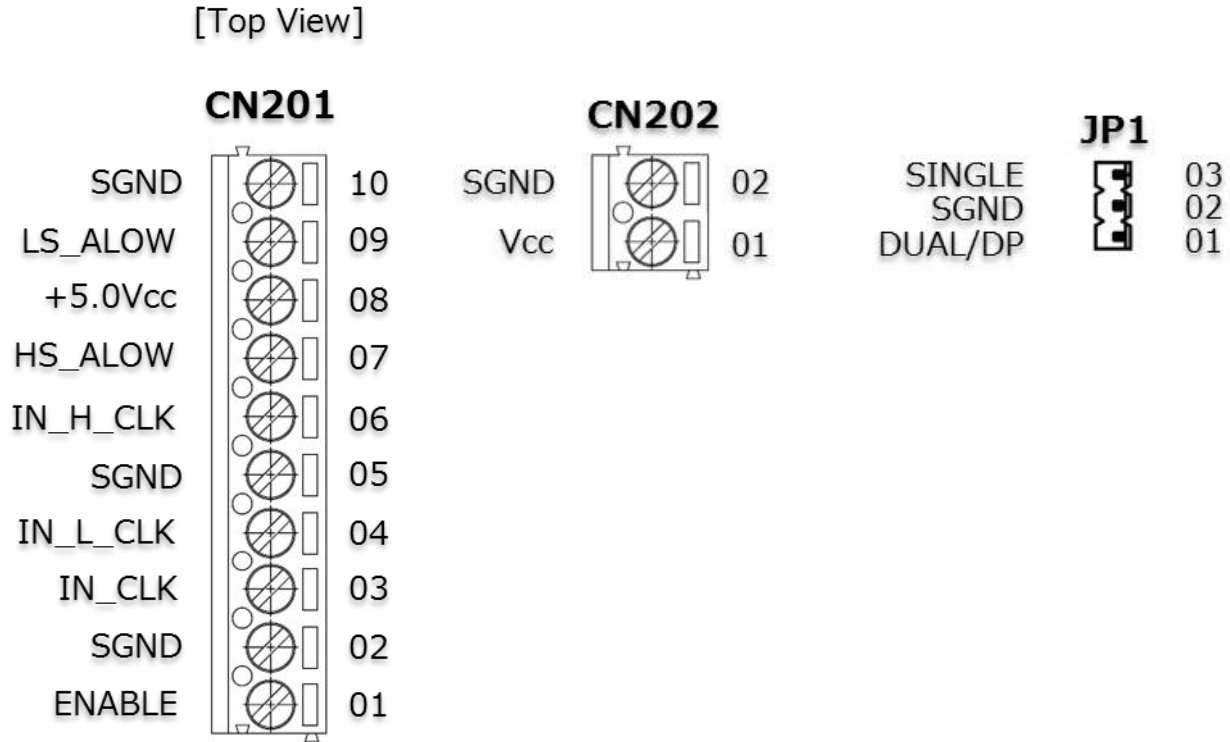


Figure 6. コネクタ ピンアサイン

Table 6. 電源端子の定義

電源端子	信号	詳細
T1	HVdc	高電圧入力端子 Buck あるいはインバータ動作時は入力端子となるが、Boos 動作時は出力端子となる。
T2 T4	Vsw	HS 側 MOSFET のパワーソース端子および LS 側 MOSFET のドレイン端子 基板内で接続されており、切り離すことはできない。
T3 T5	PGND	Power GND 端子 入力信号側 SGND と接続されている。(切り離すことができる)

Table 7. 信号線の定義

コネクタ	ピン No.	信号	I/O	詳細
CN201	01	ENABLE	I	ドライバ IC U2 および U102 の共通イネーブル信号（個別制御は不可） “L”レベル時にドライバ IC が動作。オープン時は 2.2kΩ抵抗で+5V にプルアップされている。
	02	SGND	--	入力信号側 GND。 DUT 側 GND とは完全分離できる。
	03	IN_CLK	I	HS 側と LS 側 MOSEFT を対称に ON/OFF する信号。 “H”レベルの時、HS 側 MOSFET がオンし、LS 側 MOSFET はオフする。 “L”レベルの時、HS 側 MOSFET はオフし、LS 側 MOSFET はオンする。 ただし「JP1」コネクタで“Single-CLK Mode”側に設定されている時のみ有効となる。オープン時は 2.2kΩ抵抗でプルダウンされている。
	04	IN_L_CLK	I	LS 側 MOSFET を ON/OFF する信号。“H”レベルの時オンする。 ただし「JP1」コネクタで“Dual-CLK/DP Mode”側に設定されている時のみ有効となる。オープン時は 2.2kΩ抵抗でプルダウンされている。
	05	SGND	--	入力信号側 GND。
	06	IN_H_CLK	I	HS 側 MOSFET を ON/OFF する信号。“H”レベルの時オンする。 ただし「JP1」コネクタで“Dual-CLK/DP Mode”側に設定されている時のみ有効となる。オープン時は 2.2kΩ抵抗でプルダウンされている。
	07	HS_ALLOW	I	“IN_H_CLK”信号の論理反転信号。“H”レベルの時、“IN_H_CLK”信号が“L”レベル時に HS 側 MOSFET がオンする。 オープン時は 2.2kΩ抵抗でプルダウンされている。
	08	+5Vcc	--	制御用電源(+5V)の出力端子。最大 20mA 出力。入力信号のプルアップ用。
	09	LS_ALLOW	I	“IN_L_CLK”信号の論理反転信号。“H”レベルの時、“IN_L_CLK”信号が“L”レベル時に LS 側 MOSFET がオンする。 オープン時は 2.2kΩ抵抗でプルダウンされている。
	10	SGND	--	入力信号側 GND。
CN202	01	Vcc	--	ドライバ IC および内部制御用電源端子。この電源からゲート駆動用電源を内部で生成する。
	02	SGND	--	入力信号側 GND。
JP1	01	DUAL/DP	I	“Dual-CLK/DP Mode”状態にする設定信号。“L”レベル時に“IN_x_CLK”信号が有効となる。オープン時は 2.2kΩ抵抗で+5Vcc にプルアップされている。
	02	SGND	--	入力信号側 GND。
	03	SINGLE	I	“Single-CLK Mode”状態にする設定信号。“DUAL/DP”信号が“L”レベル以外時に“IN_CLK”信号が有効となる。オープン時は開放状態となる。

## 5. CLK Select 機能 (JP201 設定方法)

ブリッジ構成となっている MOSFET の駆動においては HS 側と LS 側の同時オンを防止しなければなりません。本評価基板には、外部から単一の信号で HS 側と LS 側の同時オンを防止しながら対症的に駆動する Single-CLK モードと、個別にオン・オフする Dual/DP-CLK モードを選択できる機能が備わっています。選択方法は、コネクタ JP201 のジャンパ設定で行います。

- Single-CLK モードを選択すると、“IN\_CLK”信号のみが有効となる。
- Dual/DP-CLK モードを選択すると、HS 側を駆動する“IN\_H\_CLK”信号と LS 側を駆動する“IN\_L\_CLK”信号が有効となる。本モードでは HS 側と LS 側の同時オン防止回路は含まれているが、デッドタイム期間は含まれていない。
- ダブルパルステスト試験を行う場合は、DUAL/DP-CLK モードを選択し、HS 側あるいは LS 側の片方のみを駆動する。

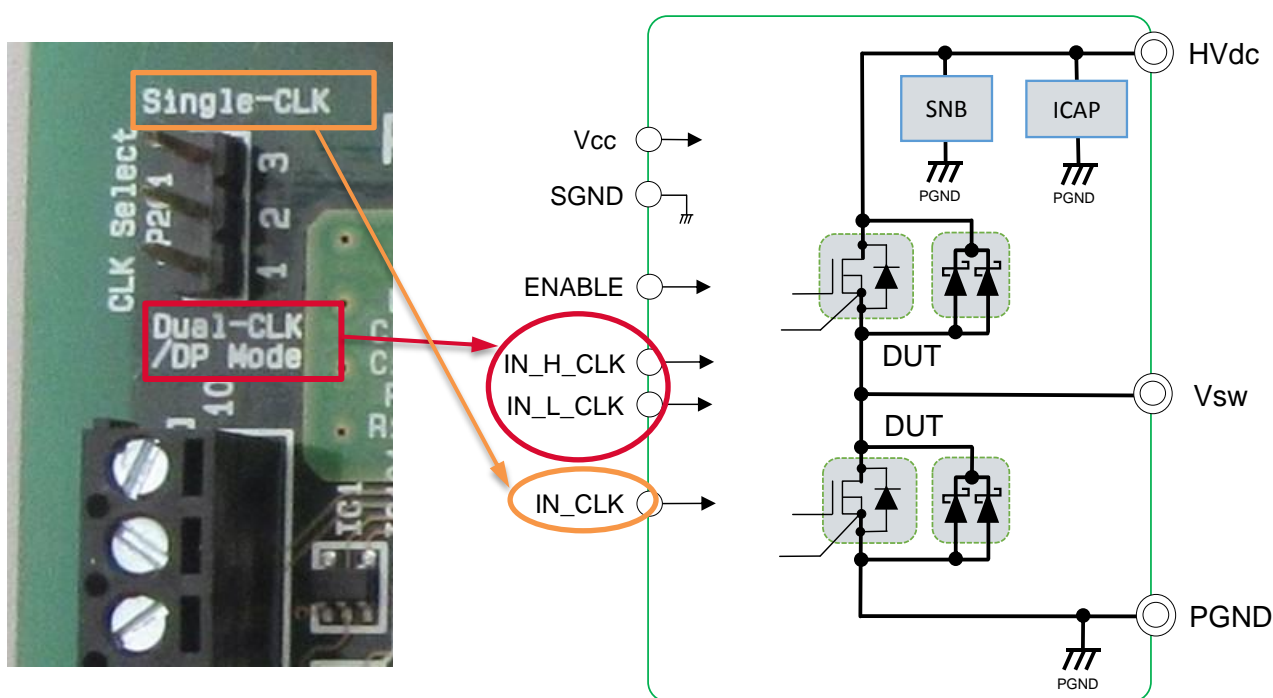
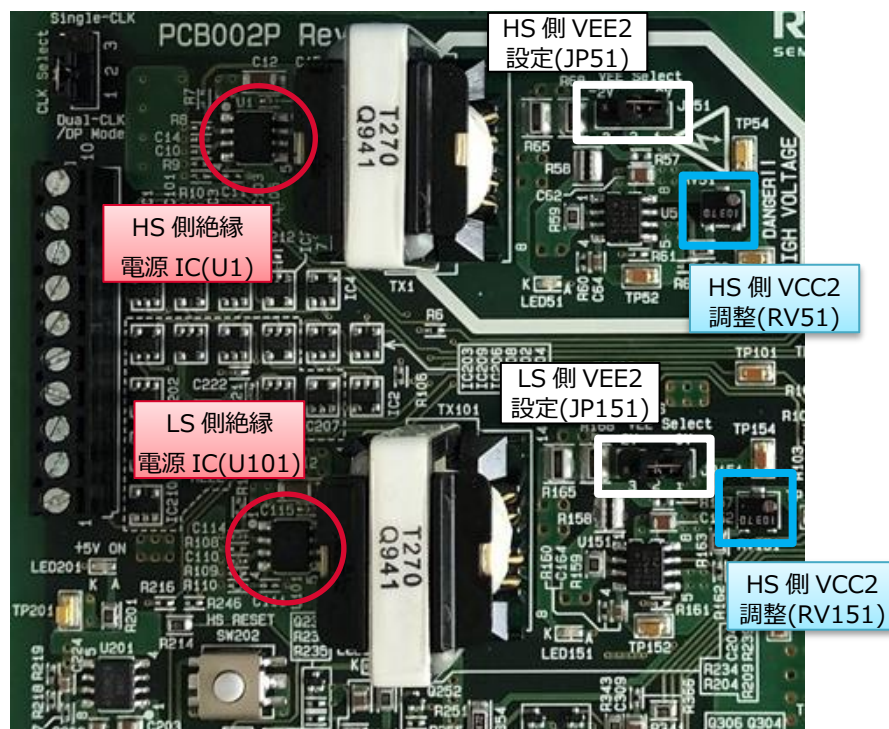


Figure 7. CLK Select 機能

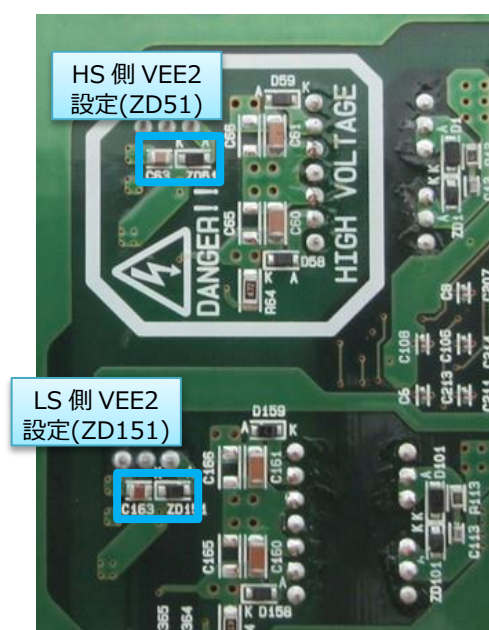
## 6. ゲート駆動電圧の設定方法

ゲート駆動電圧はオンボード実装されている絶縁型フライバック電源で供給されています。このフライバック電源はローム製フォトカプラレス制御 IC (BD7F200EFJ) を使用しており、HS 側および LS 側それぞれに正負駆動電圧を出力するトランスを備えています。

Figure 8 にオンボード電源のレイアウトを示します。



a) TOP VIEW



b) BOTTOM VIEW

Figure 8. ゲート電源の構成

### 6. 1 正バイアス(VCC2)の調整方法

絶縁型フライバック電源のトランス (TX1, TX101) 出力は正電圧と負電圧が存在します。MOSFET の駆動電圧 (正バイアス) となる VCC2 は、そのトランス正出力から LDO を通して生成されており、LDO の出力電圧を可変抵抗 RV51,RV151 により調整することができます。可変抵抗を時計間回りに回転させると出力電圧は高くなります。なお、設定範囲は 10.35V から 20.56V ですが、VCC2 の UVLO が 11.5V(typ)で動作しますので電圧降下させるときは注意が必要です。

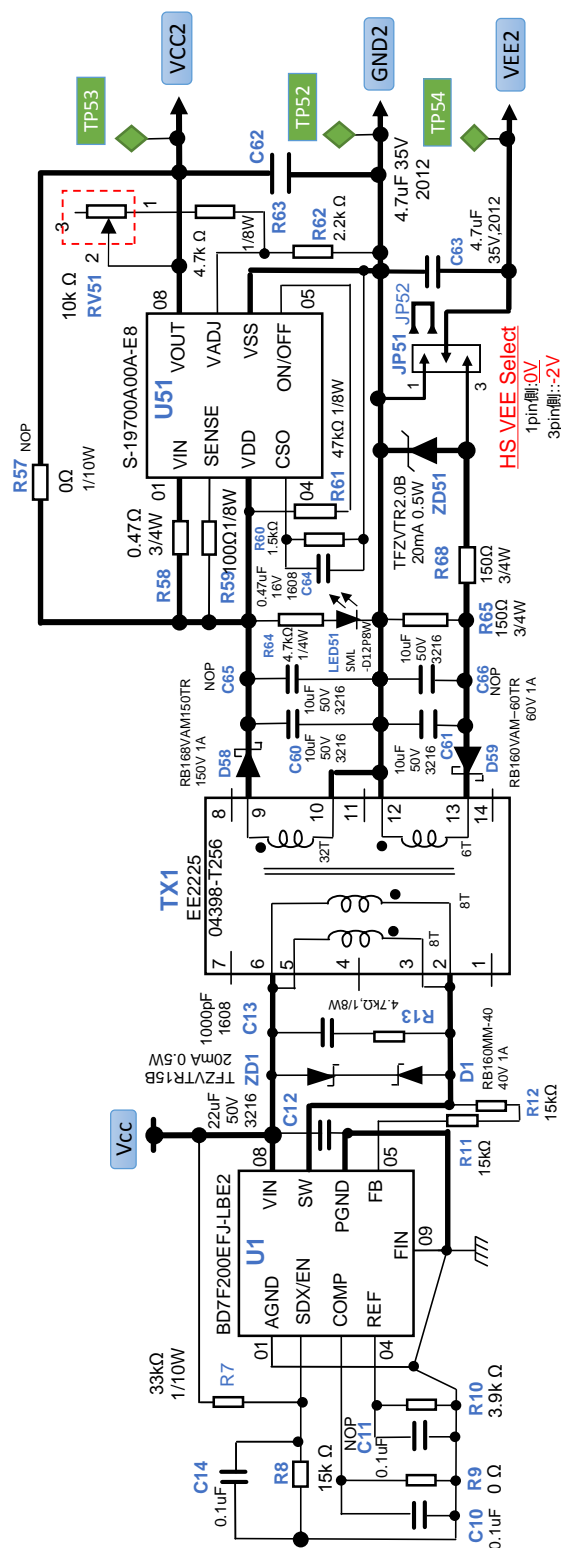


Figure 9. ゲート駆動電源回路 (HS 側)

また、トランスの出力電圧を LDO を介さずに直接出力することができ、その場合は R57,R157 に 0Ω抵抗を実装し、R61,R161 を取り除くことで LDO は出力オフ状態となり、トランスの出力電圧が直接 VCC2 に出力されます。なお、トランスの出力電圧は約 23.3V です。

## 6. 2 負バイアス(VEE2)の調整方法

MOSFET のオフ時のバイアス電圧となる負バイアス VEE2 は、トランス TX1,TX101 の負出力からツェナーダイオード ZD51,ZD151（ローム製 TFZVTR2.0B）により-2Vに安定化されています。VEE2 は負バイアス設定端子 JP51,JP151 を経由して供給され、ゼロバイアスと-2Vバイアスを選択できます。その設定方法を Table 8.に示します。

Table 8. 負バイアス（VEE2）の設定方法

コネクタ	ピン No.	信号	詳細
JP51	01	HS_GND2	HS 側 MOSFET のドライブソース端子。
	02	HS_VEE2	HS 側負バイアス供給用端子（VEE2）。オープン状態にしないこと。
	03	HS_N2V	HS 側負バイアス電源端子。初期設定は-2V。ZD51 で生成。最大-4.3V まで調整可能。
JP151	01	LS_GND2	LS 側 MOSFET のドライブソース端子。
	02	LS_VEE2	LS 側負バイアス供給用端子（VEE2）。オープン状態にしないこと。
	03	LS_N2V	LS 側負バイアス電源端子。初期設定は-2V。ZD151 で生成。トランス端子に直結することで、最大-4.3V まで調整可能。

一方、負バイアス電圧を変更する場合は、ZD51,ZD151 を変更することで実現できますが、トランスの負出力電圧は、約-4.3V であるため、0V~-4.3V の範囲内にて設定可能となります。なお、R68,R168 を短絡し、ZD51,ZD151 を取り除くことで、トランスの負電圧を直接供給することもできます。なお、任意の負バイアスを設定するツェナーダイオード（ローム製）一覧を Table 9.に示します。

Table 9. 負バイアス電圧用ツェナーダイオードと調整用抵抗

設定電圧	ZD51, ZD151	R68, R168
-2.4V	TFZVTR2.4B	120 ohm
-3.0V	TFZVTR3.0B	82 ohm
-3.6V	TFZVTR3.6B	47 ohm
-4.0V	取り除く	0 ohm

## 7. ゲート抵抗の設定方法

MOSFET のスイッチング速度を調整するゲート抵抗を備えています。しかも HS 側と LS 側を個別に設定することができます。

ターンオン： HS 側 R70, R71, R72, D51  
 LS 側 R170,R171,R172,D151  
 ターンオフ： HS 側 R73, R74, R75, D52  
 LS 側 R173,R174,R175,D152

デバイスの特性によりスイッチング速度を自由に調整できる回路構成となっています。

Figure 10. にゲート駆動回路の実装状態を、Figure 11. にその回路図を示します。

ローム製 MOSFET 駆動 IC (BM6101FV-C) の出力信号がゲート抵抗を介して直接 MOSFET を駆動しています。駆動回路のパターンインダクタンスがゲートソース信号のサージ電圧特性に影響するため、極力配線長を短くしたほうがよいですが、この評価基板では様々な駆動条件に対応できるように、ターンオン時とターンオフ時のゲート抵抗を個別に調整できる回路構成となっています。

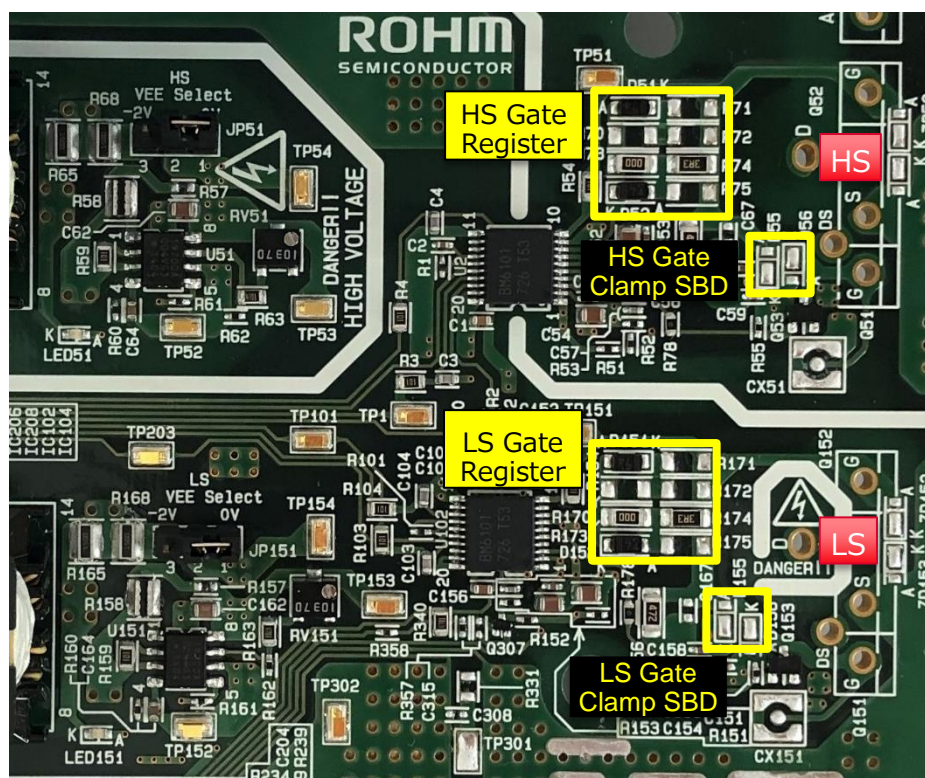


Figure 10. ゲート駆動回路 実装状態

MOSFET のターンオンとターンオフを個々のスイッチング速度に設定したい場合、ターンオン時はダイオード D51,D151 を通し、ターンオフ時は D52,D152 を通して駆動信号を MOSFET に伝達します。その時、抵抗 R70,R73,R170,R173 は未実装とし、R71,R72,R171,R172 によりスイッチング速度を調整します。

また、D51(D151)と D52(D152)のどちらか一方を使用してスイッチング速度を調整することもできます。例えば、ターンオンを遅くする場合、D52(D152)のみを使用し、R73(R173),R74(R174),R75(R175)を使用することで、ターンオン時はゲート抵抗の合計値は  $R73(R173) + R74(R174) // R75(R175)$  となり、ターンオフ時は  $R74(R174) // R75(R175)$  のみとなり、R73(R173)を調整することによりターンオンを遅くすることができます。ターンオフを遅くする場合は、D51(D151)のみを使用し、同様の設定により実現できます。なお、初期設定はターンオンとターンオフの速度は同じ回路構成となっており、R74(R174)で調整しています。



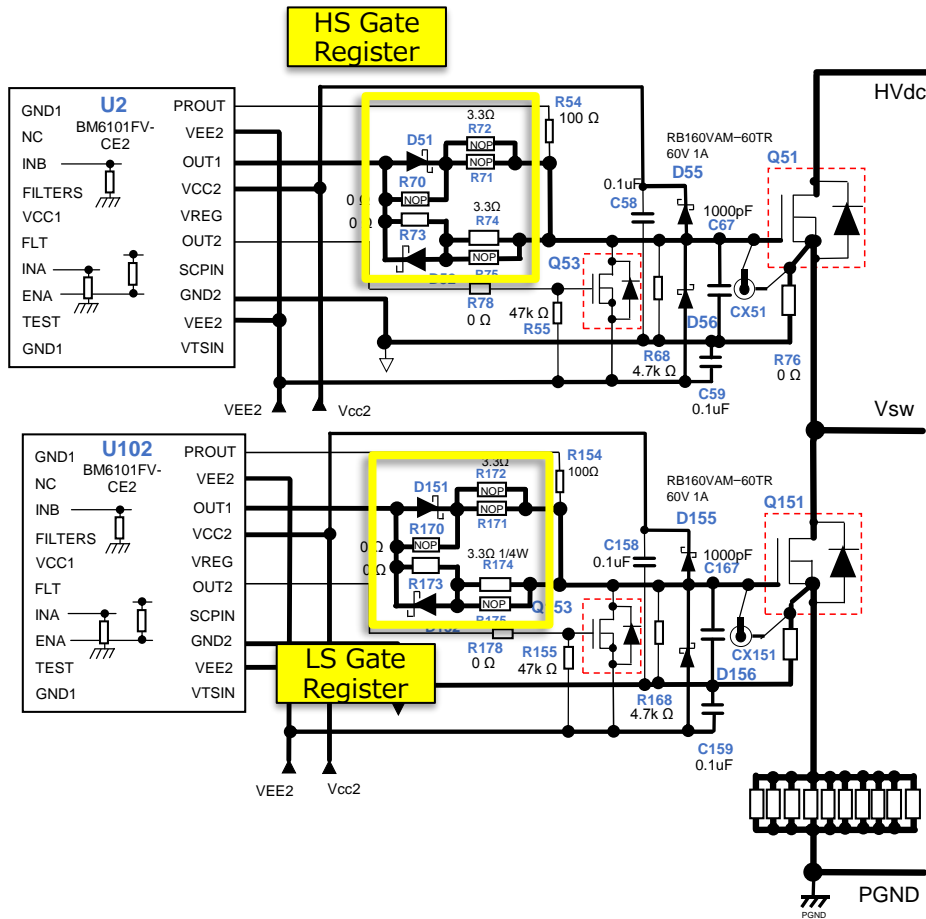
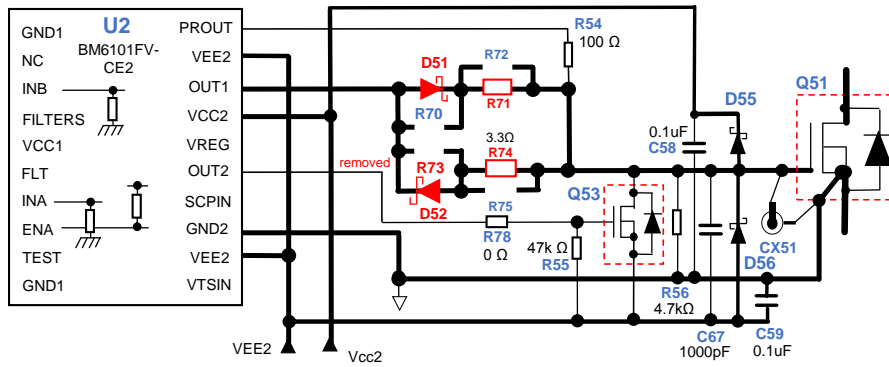


Figure 11. ゲート駆動回路 回路図

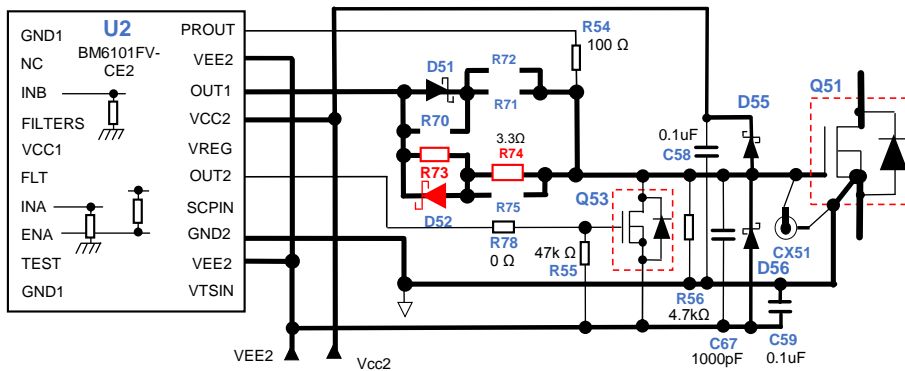
Table 10.に調整方法の具体例を示しますが、ここに示した回路構成以外にも設定方法は存在します。

Table 10. ゲート駆動速度の調整方法

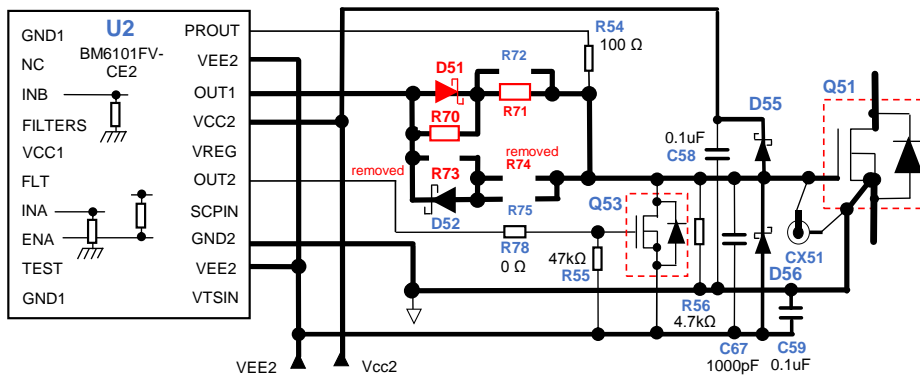
ターンオン ターンオフ 設定	ゲート駆動回路に含まれる抵抗とダイオードの実装の有無								ゲート抵抗設定値 (HS側の場合)	
	D51 D151	R70 R170	R71 R171	R72 R172	D52 D152	R73 R173	R74 R174	R75 R175	ターンオン	ターンオフ
個々に設定	実装	未実装	実装	実装	実装	未実装	実装	実装	R71//R72	R74//R75
ターンオンを遅くする ターンオフを早くする		未実装	未実装	未実装		実装	実装	実装	R73 +	R74//R75
ターンオンを早くする ターンオフを遅くする		実装	実装	実装		未実装	未実装	未実装	R71//R72	R70 +
ターンオンとターンオフ を同じにする		未実装	未実装	未実装		実装	実装	実装	R74//R75	
		実装 0 ohm	実装	実装		未実装	未実装	未実装	R71//R72	
初期設定 (オン・オフ同じ)	実装	未実装	未実装	未実装	実装	0 ohm	3.3 ohm	未実装	3.3 ohm	3.3 ohm



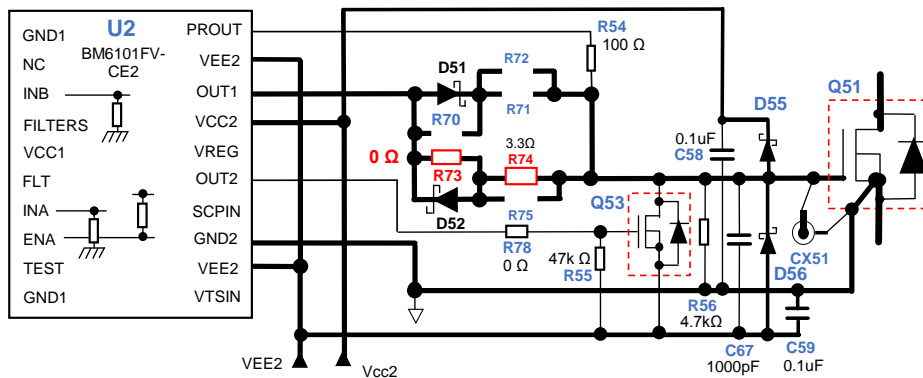
a) Individual Adjustment both Turn-On and Off



b) Slower Turn-On, Faster Turn-Off



c) Faster Turn-On, Slower Turn-Off



d) The same Turn-On and Off (Default)

Figure 12. ゲート抵抗 設定例

## 8. デッドタイムの設定方法

CLK Select 機能により「Single-CLK」モードを選択した時、IN\_CLK 信号により HS 側と LS 側をオン・オフすることができますが、HS 側と LS 側の同時オンを防止しなければなりません。そのため両側を同時にオフする期間、すなわちデッドタイム時間を設けなければなりません。

本基板では、そのデッドタイム時間を内部生成できる回路を備えており、抵抗 R221 および R222 により調整できます。初期設定は 470  $\Omega$  となっており、約 300ns のデッドタイム時間となっています。設定できる抵抗値は最小 220 $\Omega$  であり、デッドタイム時間は約 270ns となります。

なお、R221 と R222 は極力同じ値とし、最終的には同時オンによる貫通電流の有無を確認して、抵抗 R221, R222 の値を決定する必要があります。Figure 13. に設定用抵抗の実装位置を、Figure 14. に設定抵抗-デッドタイム時間の関係を示します。

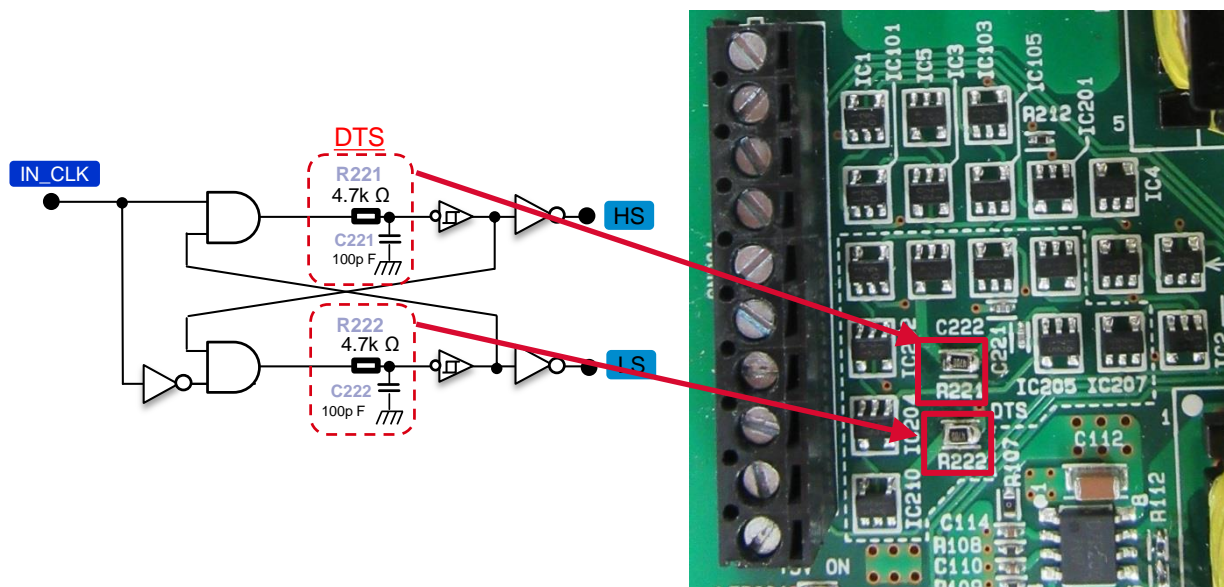


Figure 13. Dead-Time Setting Resistor

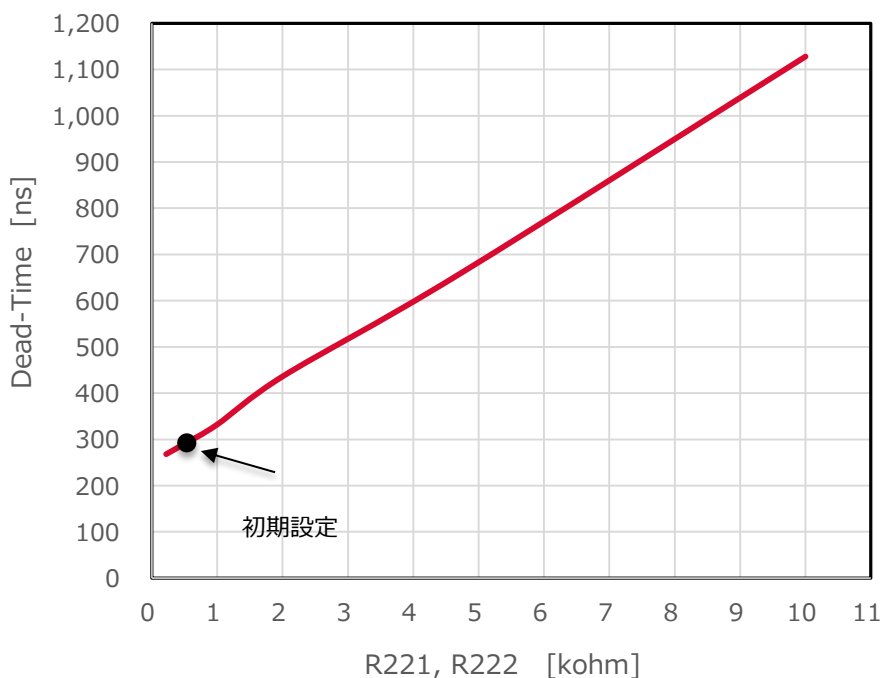


Figure 14. Dead-Time Setting Characteristics with R221/R222

## 9. デバイス電流の測定方法

本評価基板には HS 側および LS 側にそれぞれ 2 つのスルーホール（メッキなし）があり、ログスキー型電流プローブを用いて、それぞれのデバイスに流れる電流を簡単に測定することができます。HS 側はドレイン端子の電流を測定し、LS 側はパワーソース側の電流を測定することができます。スルーホールの外観を Figure.15 に示し、電流プローブの取り付け方を示します。

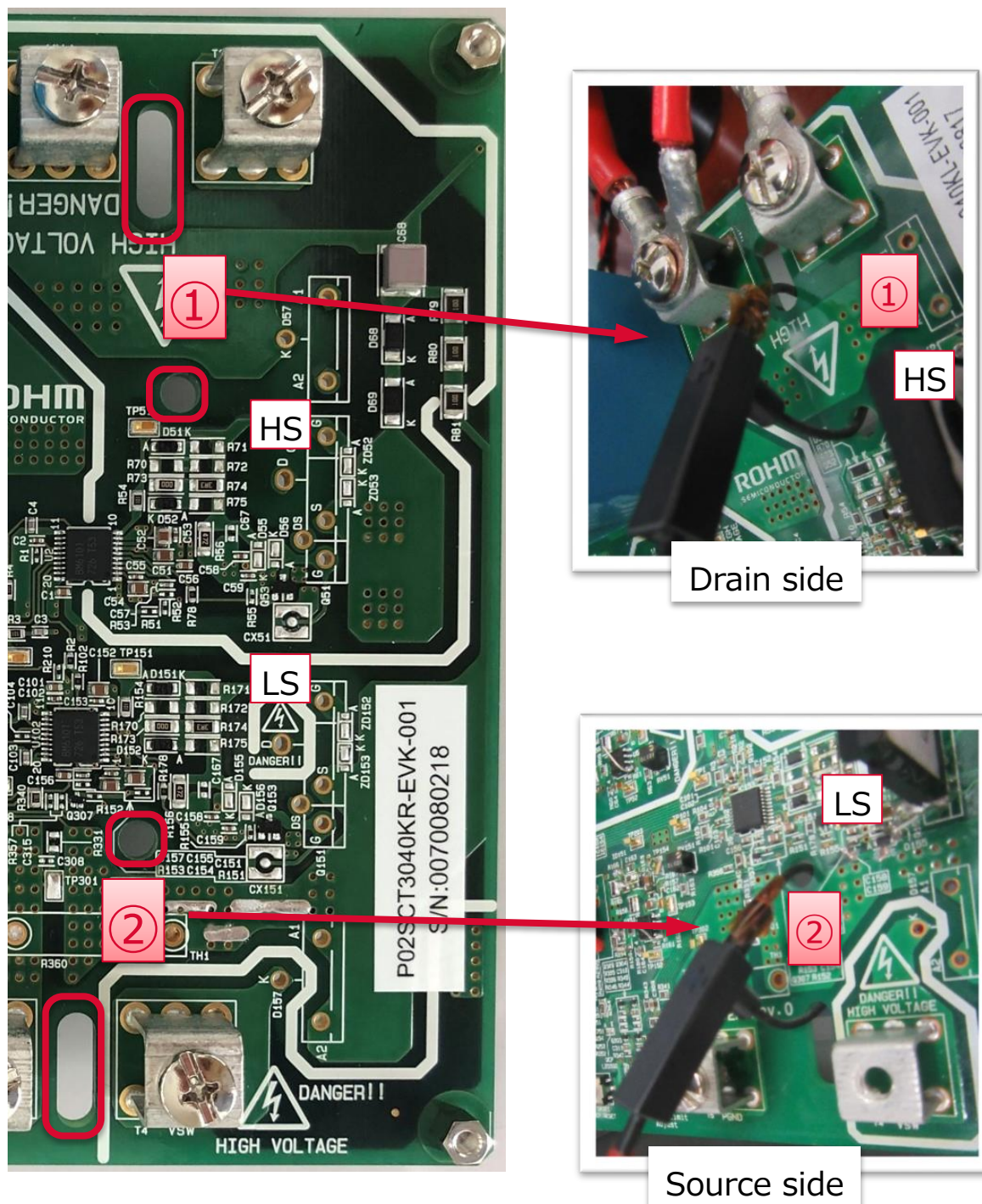


Figure 15. ログスキー型電流プローブによる電流測定

ログスキー型電流プローブのヘッド部分には種々の大きさが存在しており、適用できるヘッド部分は Figure 16.のとおりとなっていて、直径 25mm ~ 30mm、線径 3mm 以下となっています。Figure 17.にスルーホール形状を示します。



Figure 16. 適応可能なログスキー型電流プローブのヘッド部分

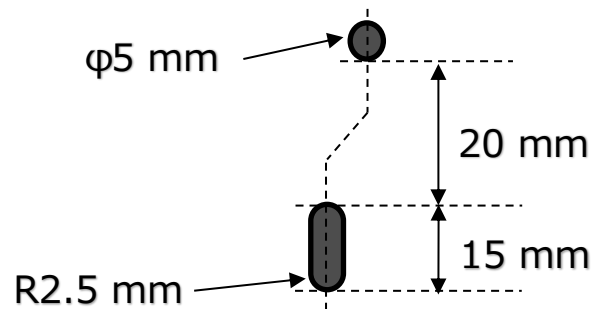


Figure 17. ログスキー型電流プローブ用スルーホール寸法

### 10. DUT の選択

本評価基板は DUT として TO-247-4L パッケージの評価を基本としていますが、同一条件での評価環境を提供するために、TO-247N(3L) パッケージ品も実装できるようになっています。

Figure 18. に共通となっている駆動回路 (HS 側) を示します。Q51 が TO-247-4L、Q52 が TO-247N となっており、各端子は接続されていますが、Q52 のゲート駆動回路のリターン線 (GND2 への復路) が抵抗 R77 (LS 側 R177) で分離されています。これは、4L 品実装時にパワーソース端子とリターン線の結合を防止するためです。初期設定では R77 (R177) は未実装となっていますので、3L 品を評価する場合は、R77(R177)を実装して下さい。

Figure 19. に実装位置とリードフォーミングについて示します。ドレイン端子およびソース端子 (パワーソース端子) のスルーホールが共用となっています。

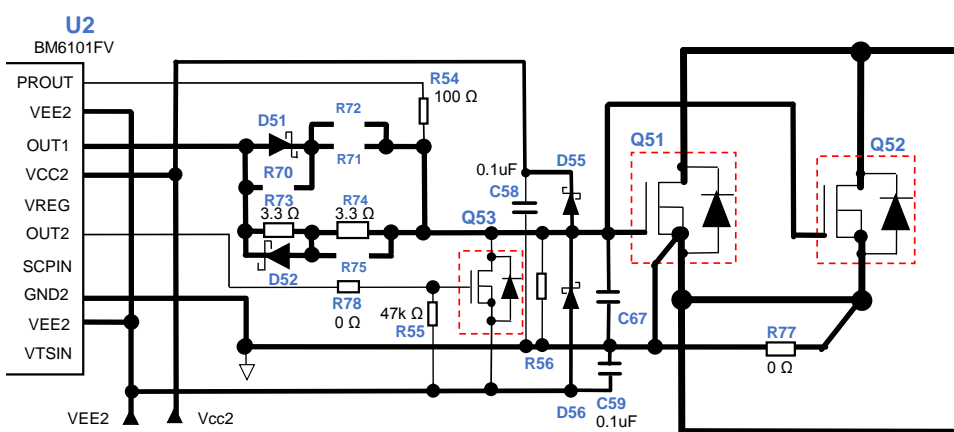


Figure 18. DUT 回路

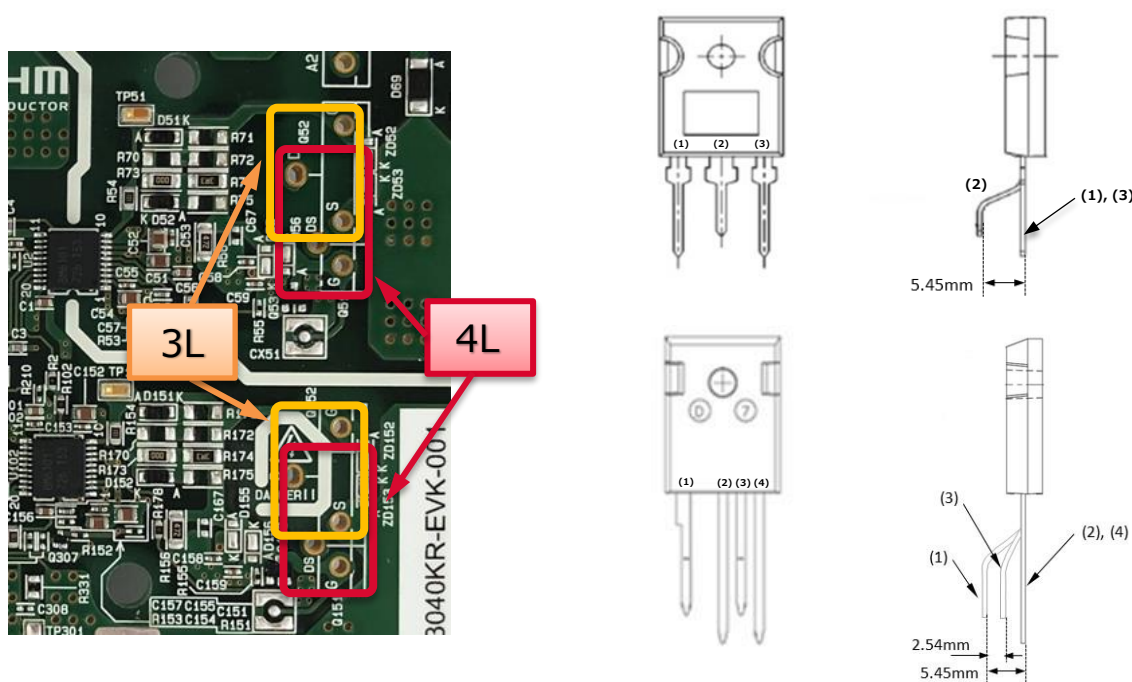


Figure 19. 4L と 3L の排他的実装とリードフォーミング

## 11. ヒートシンクの取り付け方法

電源トポロジーによる効率測定など、本基板を使って数 kW の電力変換を行う場合、デバイス自身の消費電力が十数 W に達する場合があります。ヒートシンク等による冷却が必須となります。転流用デバイスもひとつのヒートシンクで冷却できるレイアウトとなっており、Figure 20. に取り付け方法を示します。

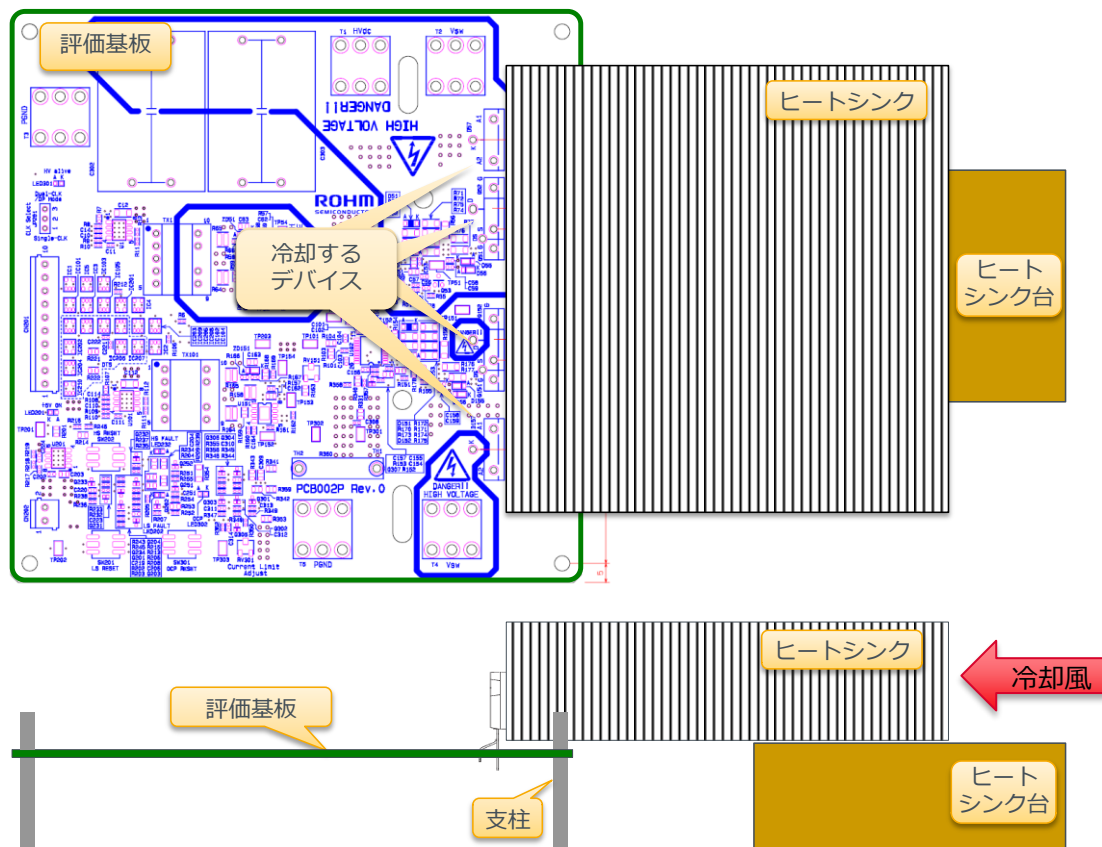


Figure 20. ヒートシンクの取り付け方法

Figure 21. にヒートシンク取り付け例を示します。  
三協サーモテック製に相当品があり、熱抵抗は  $0.79^{\circ}\text{C}/\text{W}$  です。

品番 : 90BS125



Figure 21. ヒートシンク取り付け例

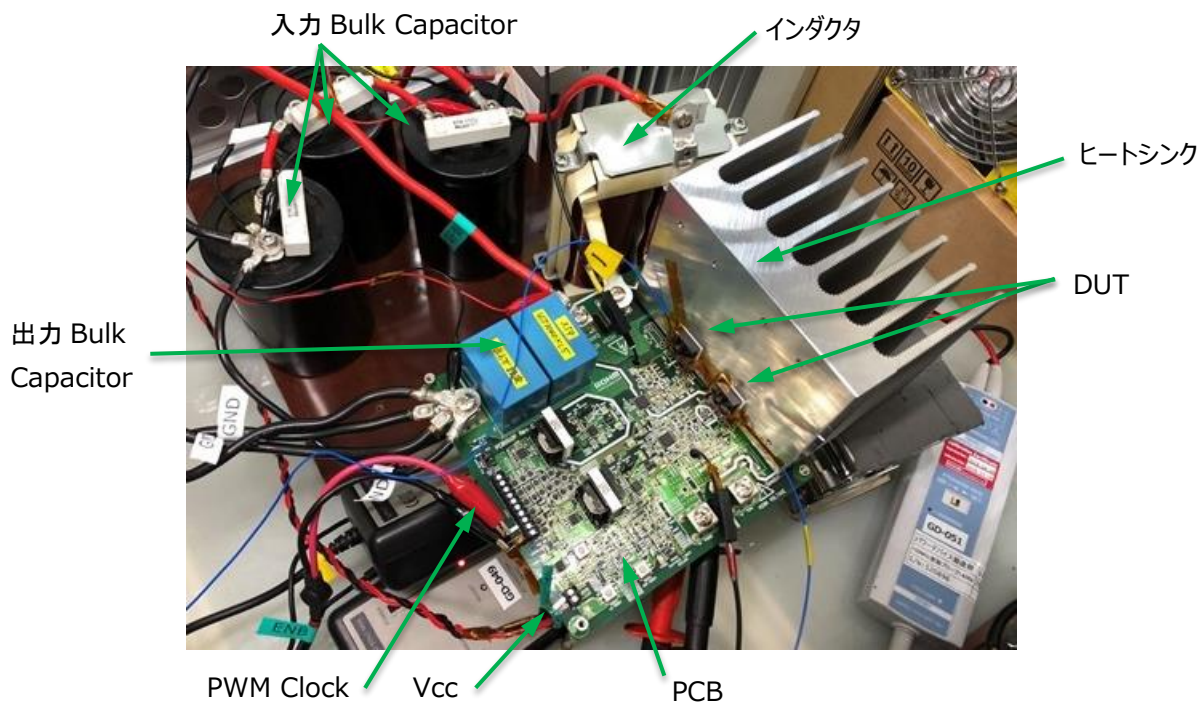


Figure 22. ヒートシンクの取り付け時の測定風景

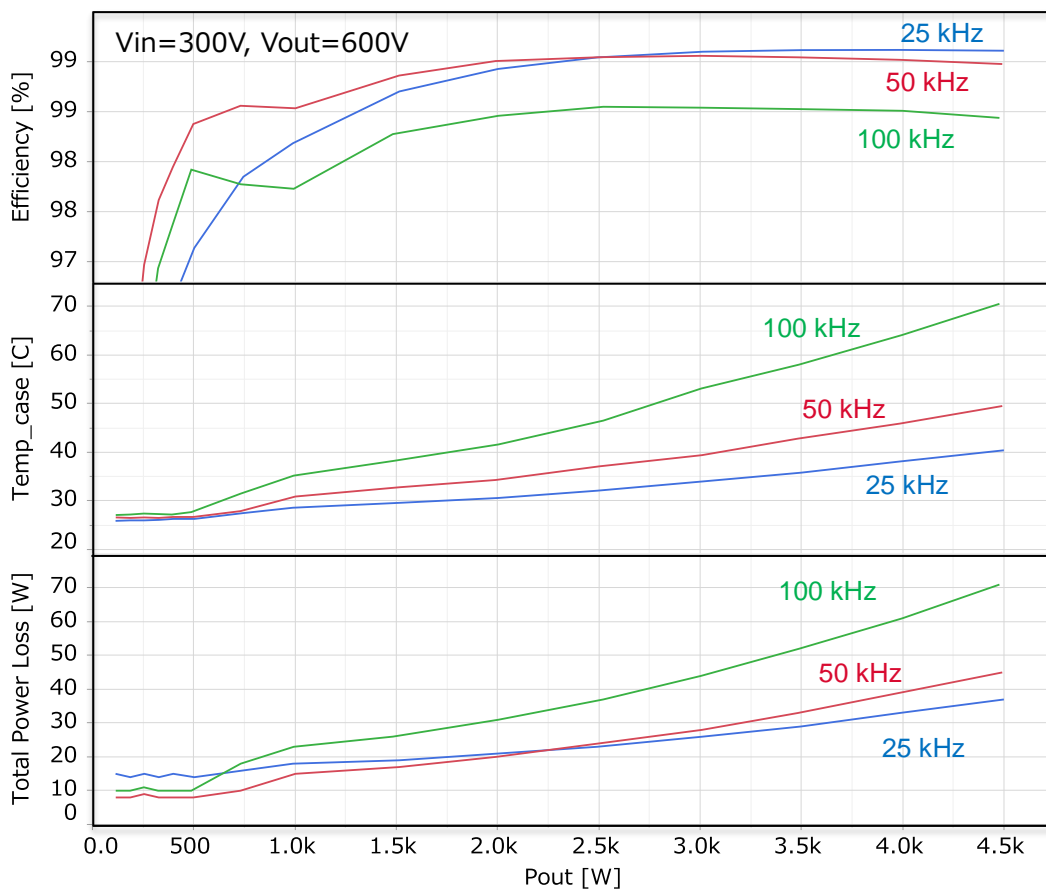


Figure 23. デバイスの表面温度  
(SCT3040KL, BOOST, Rg=3.3Ω)



## 12. 評価基板の接続例

### 12.1 HS 側 MOSFET のダブルパルス試験

HS 側の MOSFET を使ったダブルパルス試験方法を figure 24. に示します。

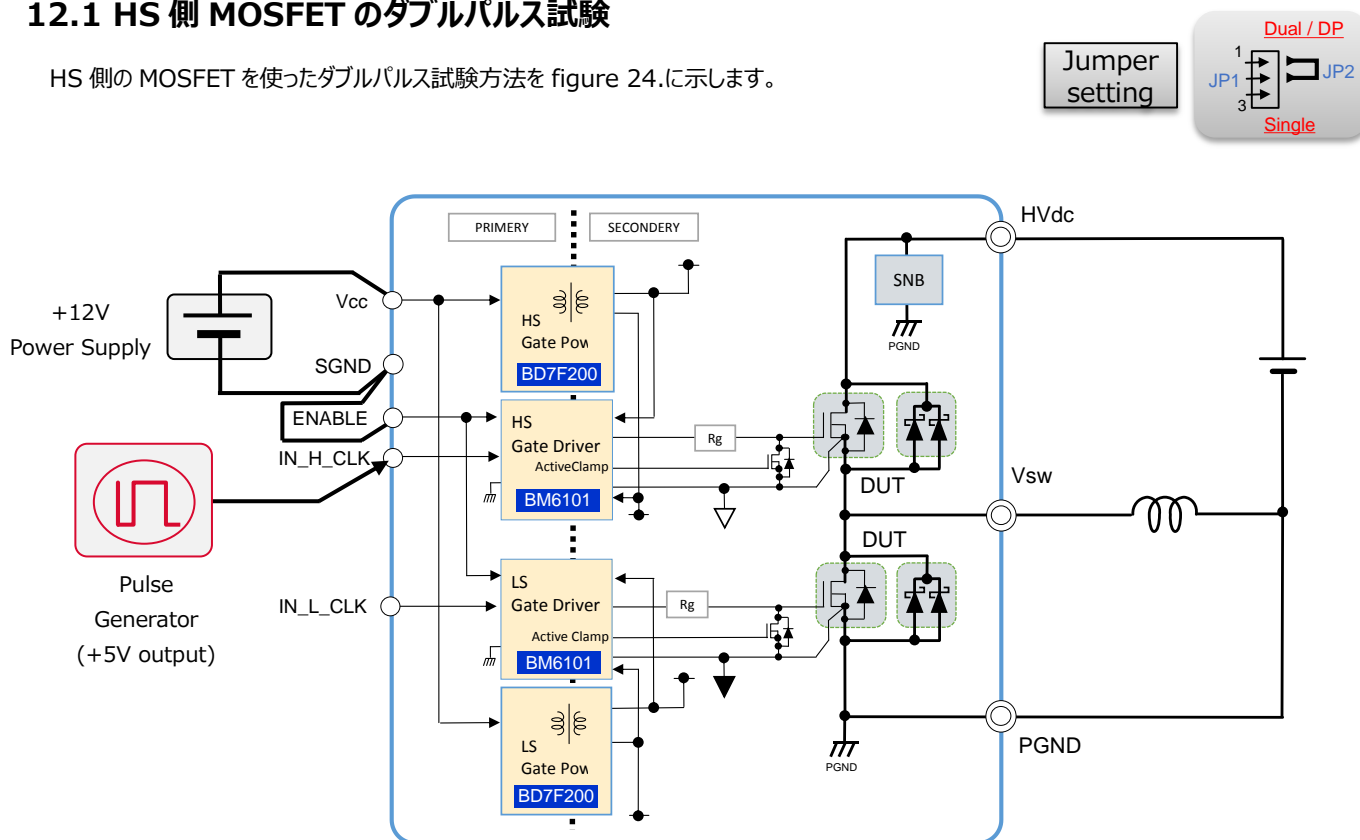


Figure 24. HS 側ダブルパルス試験

パルスジェネレータの単発モードが“Active Low”の時は、HS\_ALLOW 信号 (CN201 7pin) を+5Vcc (CN201 8pin) に接続します。

なお、OCP 回路は動作しませんが、DESAT 回路が動作するため、短絡保護は機能しています。

パルスジェネレータを準備し、CLK 信号を IN\_H\_CLK 端子 (CN201 6pin) に接続します。制御用 12V 電源を Vcc 端子 (CN202) に、高圧 HVdc 電源 HVdc 端子 (T1) に接続します。事前準備は JP1 設定のみです。

- ① JP1 設定は“Dual/DP”側に設定します。
- ② ENABLE 信号を SGND に直結します。

動作手順は以下のとおりです。

- ③ +12V→HVdc の順番にて電源を投入します。
- ④ パルスジェネレータにより、パルス信号を入力します。

インダクタ (L) に流れる最大電流 IDP は下記式にて概略計算できます。

$$IDP \approx HVdc/L * TDP\_TTL [A]$$

HVdc:印加電圧[V]

L:インダクタ値[μH]

TDP\_TTL:ダブルパルス信号のトータル時間[μs]

通常、ダブルパルス信号は単発ですが、周期的に印加する場合は、インダクタ電流 IDP のリセット時間を充分確保する必要があります。リセット電圧はフライホイールダイオードの順方向電圧 Vf 分しかないため、

$$Trst = IDP * L / Vf [\mu s]$$

で目安となる時間を把握し、その 2 倍程度のリセット時間 Trst を確保します。なお、ヒートシンクは必要ありませんが、繰り返しダブルパルス試験を行う場合は、フライホイールダイオードの温度上昇には注意して下さい。

## 12.2 LS 側 MOSFET のダブルパルス試験

LS 側の MOSFET を使ったダブルパルス試験方法を figure 25. に示します。

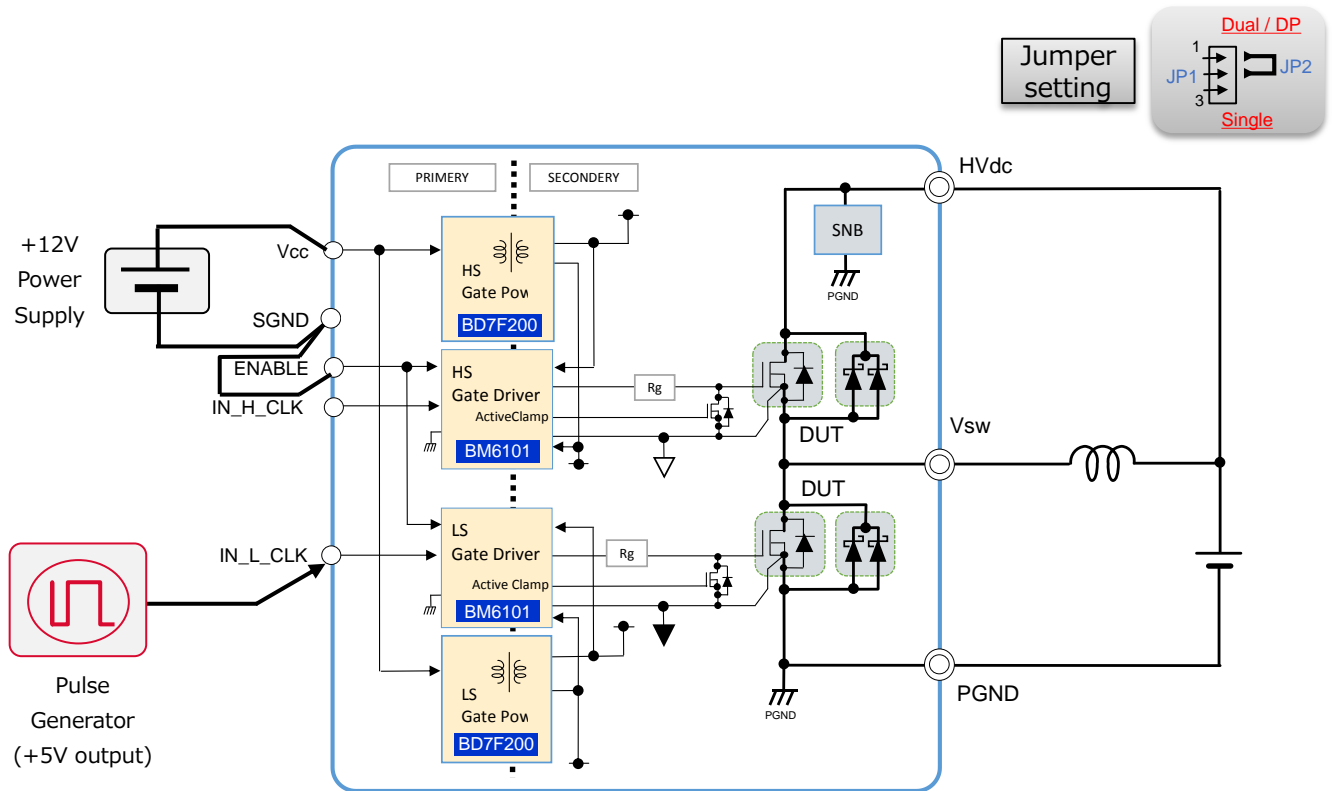


Figure 25. LS 側ダブルパルス試験

パルスジェネレータの単発モードが“Active Low”の時は、LS\_ALOW 信号 (CN201 9pin) を+5Vcc (CN201 8pin) に接続します。OCP 回路が動作しますので、あらかじめ OCP 点を設定して下さい。

パルスジェネレータを準備し、外部から CLK 信号を IN\_L\_CLK 端子 (CN201 4pin) に接続した後は、HS 側と同じ手順となります。

## 12.3 Boost 電源回路

LS 側 MOSFET をスイッチング動作させた Boost 動作接続を figure 26. に示します。

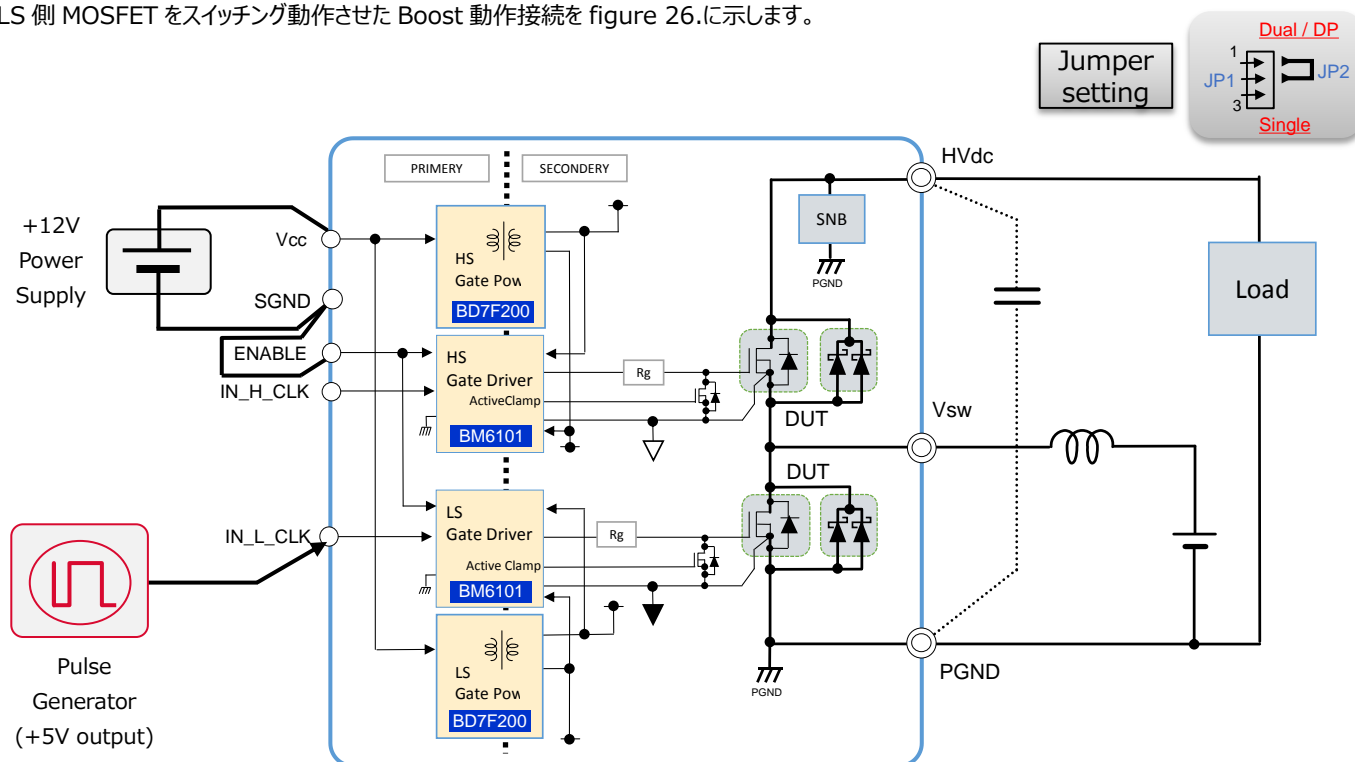


Figure 26. Boost 回路による動作試験

OCP 回路が動作しますので、OCP 点をあらかじめ設定して下さい。

まず、パルスジェネレータを準備し、CLK 信号を IN\_L\_CLK 端子 (CN201 4pin) に接続します。制御用 12V 電源を Vcc 端子 (CN202) へ、負荷インダクタンスを Vsw 端子 (T2) へ、高圧 HVdc 電源を負荷インダクタンスへ、電子負荷を HVdc 端子 (T1) へ Figure 21. のように接続します。HVdc 側が出力となり、出力コンデンサは本基板上に実装されているため基本的に必要ありませんが、発振周波数が低い場合は、適当な値を外付けすることを推奨します。その際はコンデンサの定格電圧を十分に確保して下さい。

事前準備は JP1 設定のみです。

- ① JP1 設定は“Dual/DP”側に設定する。
- ② ENABLE 信号を SGND に直結する。

動作手順は以下のとおりです。

- ③ +12V 電源を投入する。
- ④ パルスジェネレータにより、スイッチング周波数とデューティ比を設定し、CLK 信号を入力する。
- ⑤ HVdc 電源を投入する。
- ⑥ 電子負荷装置により出力電流を調整する。

インダクタ電流が連続となる CCM モードでは、出力電圧は概ね以下ようになります。

$$V_{out} = V_{in} / (1 - \text{Duty})$$

インダクタ電流が不連続 (出力電流が小さい) の場合は、出力電圧はデューティ比に比例せず大きくなります (負荷電流により出力電圧は変化する)。これはオープンループ制御のためパルスを間引いていないためですが、出力電圧は入力電圧の数十倍に達するため、必ず出力電圧値を把握しながら入力電圧を徐々に上昇させる等の注意が必要となります。なお、負荷電流を大きくする場合は、評価デバイスの発熱に注意し、必要ならば充分冷却できるヒートシンクを取り付けるか、周囲温度に配慮して下さい。

## 12.4 2レベル インバータ回路

ハーフブリッジ構成による2レベルインバータ回路の接続を figure 27.に示します。

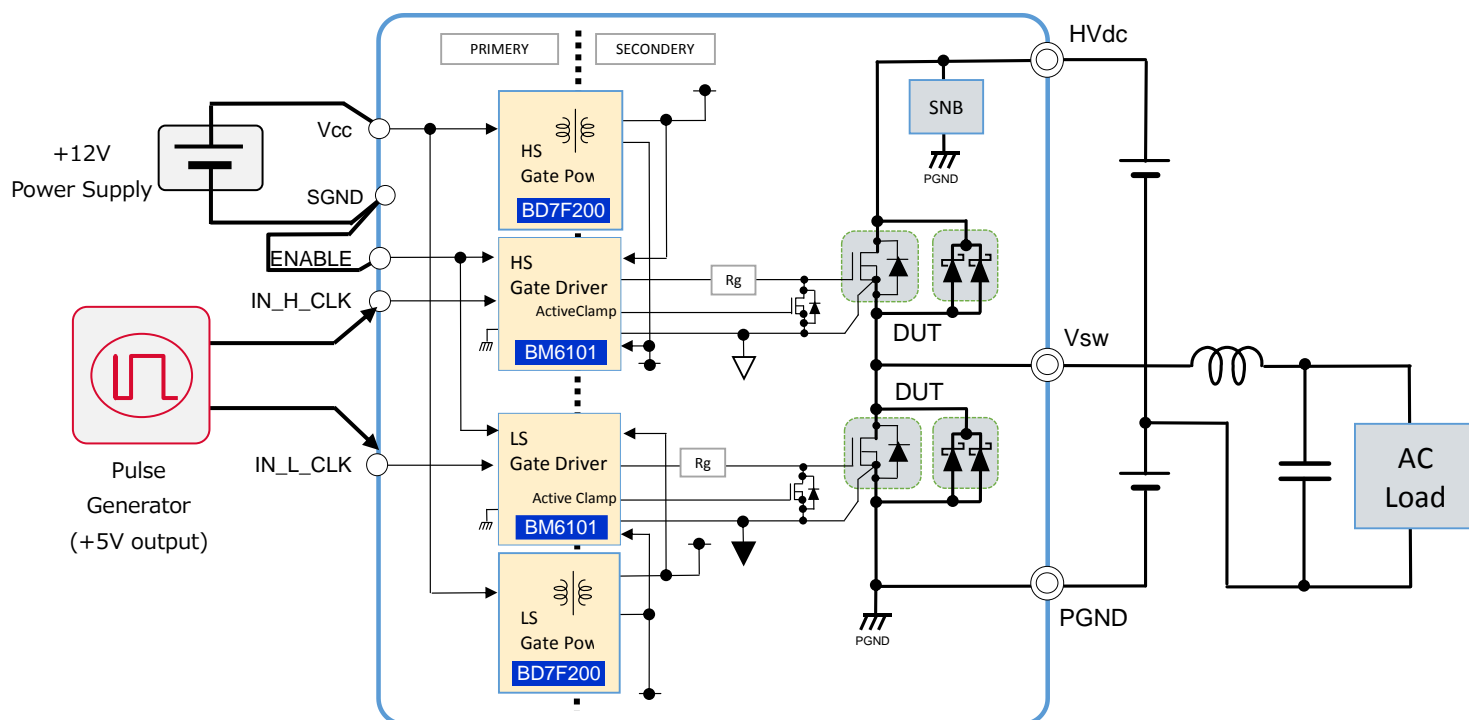
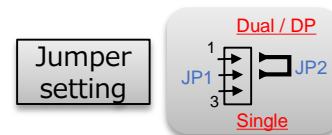


Figure 27. 2レベル インバータ回路による動作試験

OCP 回路が動作しますので、OCP 点をあらかじめ設定して下さい。

まず、パルスジェネレータを準備し、CLK 信号を IN\_L\_CLK 端子 (CN201 4pin) に接続します。制御用 12V 電源を Vcc 端子 (CN202) へ、負荷インダクタンスを Vsw 端子 (T2) へ接続します。同じ電圧を有する高圧 HVdc 電源を 2 台準備し、直列接続し、上側を HVdc 端子 (T1) へ、下側を PGND 端子 (T3) へ接続します。負荷インダクタンスの片側に平滑用コンデンサと AC 負荷を接続し、そのリターン線を直列接続した高圧 HVdc 電源の midpoint へ接続します。

AC 出力が + 側の時は HS 側、- 側の時は LS 側がスイッチング動作し、CLK 信号を Duty 制御することにより正弦波電圧を出力します。

事前準備は JP1 設定のみです。

- ① JP1 設定は“Dual/DP”側に設定する。
- ② ENABLE 信号を SGND に直結する。

動作手順は以下のとおりです。

- ③ +12V 電源を投入する。
- ④ パルスジェネレータ等により、スイッチング周波数とデューティ比を設定し、CLK 信号を入力する。
- ⑤ HVdc 電源を投入する。
- ⑥ AC 負荷装置により出力電流を調整する。

なお、負荷電流を大きくする場合は、評価デバイスの発熱に注意し、必要ならば充分冷却できるヒートシンクを取り付けるか、周囲温度に配慮して下さい。

## 11.5 同期整流型 Buck 電源回路

HS 側の MOSFET を使った Buck 動作接続を figure 28. に示します。

Jumper設定

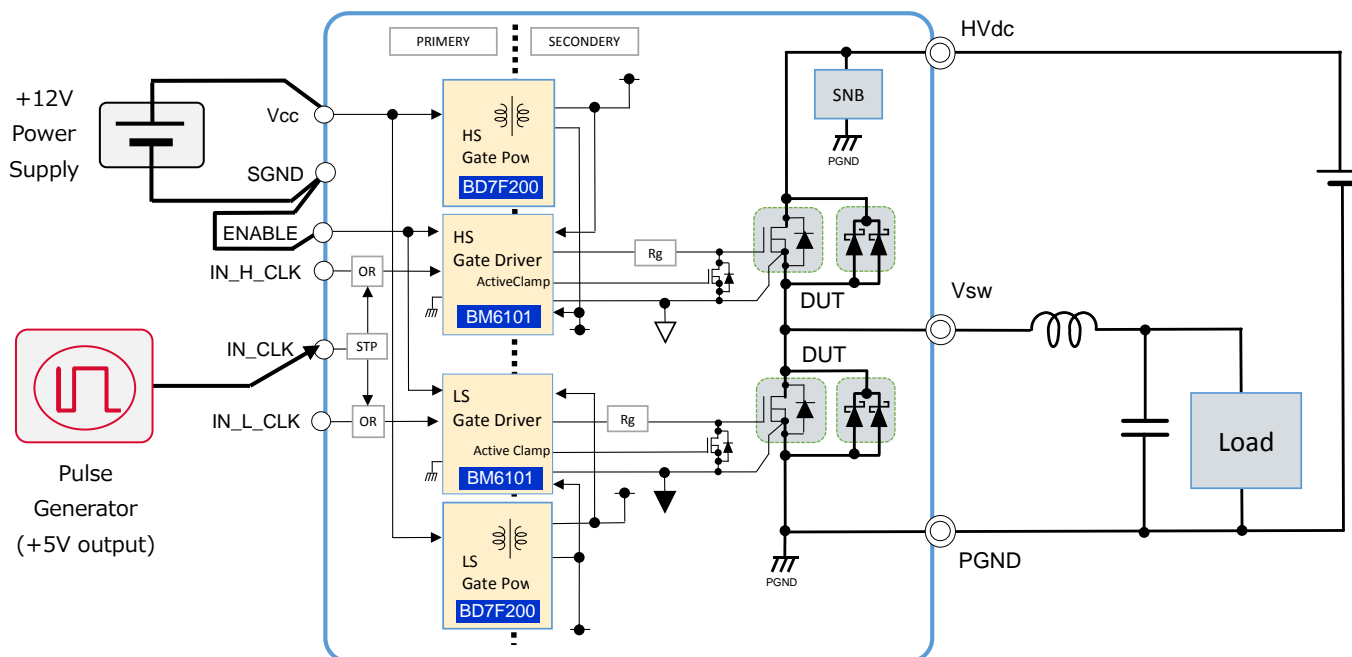
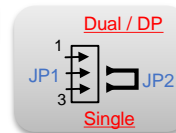


Figure 28. 同期整流型 Buck 電源回路による動作試験

OCP 回路は動作しませんので注意を要しますが、DESAT 回路が動くため短絡保護は機能します。

パルスジェネレータを準備し、外部から CLK 信号を IN\_CLK 端子 (CN201 3pin) に接続します。制御用 12V 電源を Vcc 端子 (CN202) へ、高圧 HVdc 電源を HVdc 端子 (T1) へ、負荷インダクタンスを Vsw 端子 (T2) へ接続します。平滑コンデンサと負荷を負荷インダクタンスの片側に接続します。HVdc 側が入力となるため入力コンデンサは本基板上に実装されており基本的に必要ありませんが、発振周波数が低い場合は、適当な値を外付けすることを推奨します。その際はコンデンサの定格電圧を十分に確保して下さい。

事前準備は JP1 設定のみです。

- ① JP1 設定を“single-CLK”側に設定する。
- ② ENABLE 信号は SGND に直結する。

動作手順は以下のとおりです。

- ③ +12V 電源を投入する。
- ④ パルスジェネレータにより、スイッチング周波数とデューティ比を設定し、CLK 信号を入力する。
- ⑤ HVdc 電源を投入する。
- ⑥ 電子負荷装置により出力電流を調整する。

インダクタ電流が連続となる CCM モードでは、出力電圧は概ね以下のようになります。

$$V_{out} = \text{Duty} \cdot V_{in}$$

一方、インダクタ電流が不連続となる DCM モード時は、出力電圧は入力電圧と等しくなりますが、これはオープンループ制御のためパルスを間引かないためです。出力電圧は入力電圧と等しいので、電子負荷装置の耐圧等に注意して下さい。

HS 側と LS 側 MOSFET の同時オンを防止する STP (Shoot Through Prevention) 回路を使うため、CLK 信号の周波数とデューティ比を決めるだけで作業が直ぐに始められます。STP 回路のデッドタイム時間は本基板上のチップ抵抗値 (R221/R222) を変更することで簡単に変わります。詳細は Chapter 8. を参照して下さい。なお、負荷電流を大きくする場合は、評価デバイスの発熱に注意し、必要ならば充分冷却できるヒートシンクを取り付けるか、周囲温度に配慮して下さい。

### 13. スナバ回路

本基板には MOSFET のターンオフサージを抑えるためにドレイン-ソース間に非放電型 RCD スナバ回路のレイアウトが含まれています。Figure 29.にその回路図を示します。

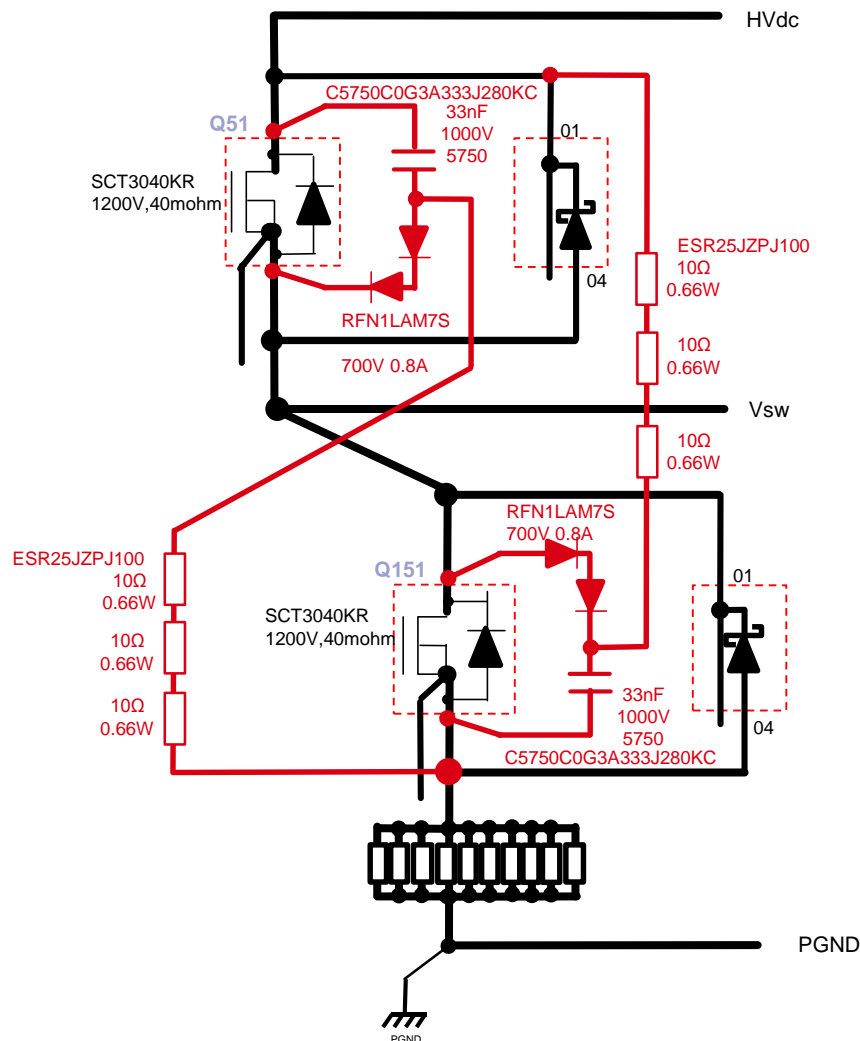


Figure 29. RCD 非放電スナバ回路

非放電型スナバ回路は、高圧入力電圧 HVdc を超えたサージ分のみをスナバ回路内の抵抗で消費するため、高周波スイッチング回路に最適な回路方式となっていますが、パターンレイアウトが複雑になるため、4 層以上の基板において使用して下さい。

スナバ回路内の抵抗により消費される電力  $P_{SNB}$  は、すべてスナバ回路内の抵抗  $R_{SNB}$  で消費されますが、

$$P_{SNB} = \frac{L_{TRACE} \times I_{MAIN}^2 \times f_{SW}}{2}$$

となっています。ここで、 $L_{TRACE}$  は主回路の配線インダクタンスであり、バルク（DC リンク）コンデンサまでの配線インダクタンス、 $I_{MAIN}$  は MOSFET のターンオフ時のドレイン電流、 $f_{SW}$  は MOSFET のスイッチング周波数です。

一方、スナバコンデンサの静電容量  $C_{SNB}$  はインダクタンスに蓄積されたエネルギーから次の式で求められます。

$$C_{SNB} = \frac{L_{TRACE} \times I_{MAIN}^2}{V_{SURGE}^2 - V_{HVdc}^2}$$

ここで、 $V_{HVdc}$  は高圧電源、 $V_{SURGE}$  はサージ電圧の最大値です。

更に  $R_{SNB}$  の抵抗値は以下の式で求められます。

$$R_{SNB} < \frac{-1}{C_{SNB} \times \ln[(V_{SURGE} - V_{SNB}) / (V_{SURGE})]} \times \frac{1}{f_{sw}}$$

これは、MOSFET の一周期の間に  $C_{SNB}$  で吸収したエネルギーを全て放電させて、サージ吸収効果を最大限にしています。

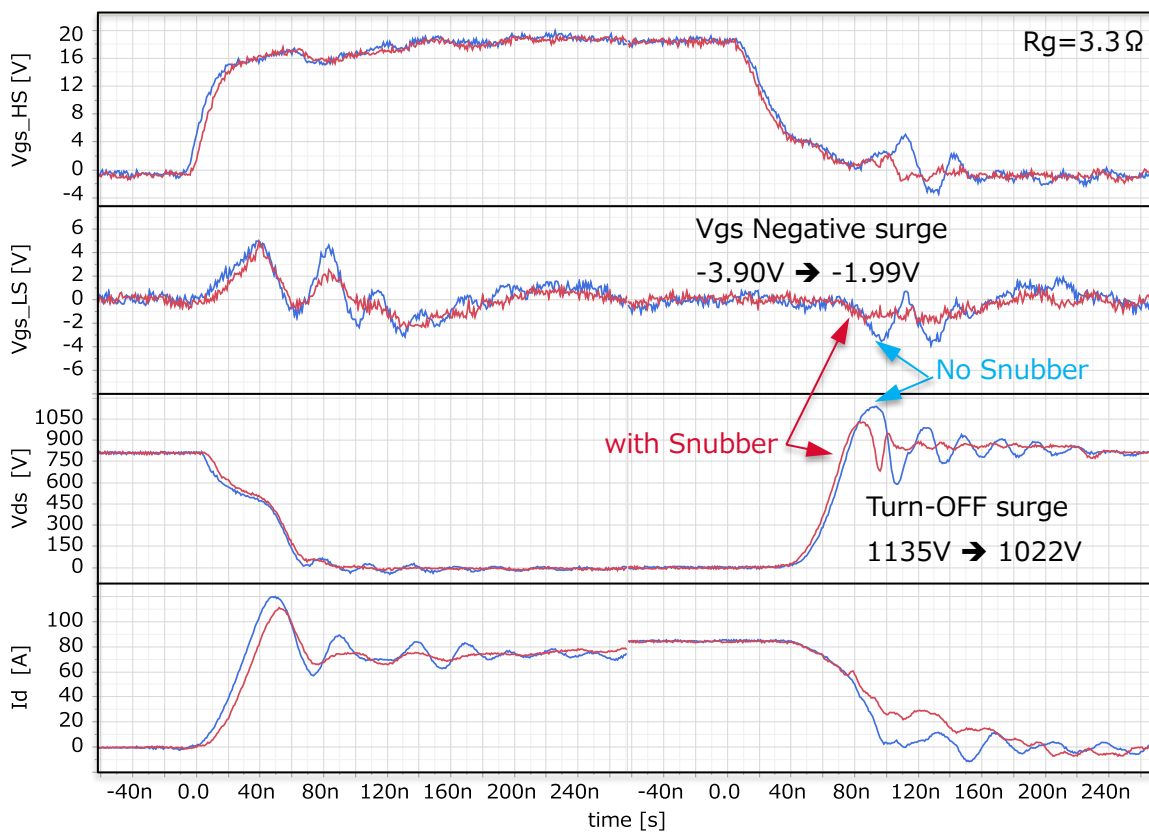


Figure 30. スナバ回路の効果 (SCT3040KR)

## 14. ゲート-ソース信号の保護回路

本基板には MOSFET のゲート-ソース端子に発生するサージ電圧を吸収する保護回路が内蔵されています。クランプ回路には Table 11. に示す 3 つの機能と 4 つの対策回路を有しています。ゲート-ソース電圧は、スイッチング動作時の  $V_{ds}$  や  $I_d$  の変化に大きく影響されるため、これらの保護回路により適切にサージ電圧を抑える必要があります。なお、ゲート-ソース電圧の振る舞いについては、別途アプリケーションノート（「ブリッジ構成におけるゲート-ソース電圧の振る舞い（No.60AN134J Rev.001）」）が発行されていますので、合わせて参照して下さい。

Figure 31. に回路図示します。

Table 11. クランプ回路と動作詳細

項	クランプ回路	対照回路記号	動作詳細	初期設定
①	正サージクランプ	D55, C58	MOSFET の $V_{ds}$ 変化が完了した時点で発生するプラス側サージ。ターンオン時は $V_{gs}$ 最大定格を越えることがあるため、D55 で $V_{cc2}$ にクランプさせる。C58 はパコンであり、D55 の近傍にレイアウトする。	未実装
②	負サージクランプ	D56, C59	ブリッジ構成における反対側の MOSFET のターンオフ時に $V_{ds}$ がターンオンする時、マイナスサージが発生し、 $V_{gs}$ 負側最大定格を越えることがあるため、VEE2 にクランプさせる。C59 はパコンであり、D56 の近傍にレイアウトする。	未実装
③	セルフターンオンサージクランプ	Q53	ブリッジ構成における反対側 MOSFET のターンオン時に、 $V_{ds}$ が立ち上がることによる $V_{gs}$ の持ち上がりが発生し、ゲート閾値 $V_{th}$ を越えるとオンする（いわゆるセルフターンオン）ため、ゲート駆動抵抗 R74 よりも小さいインピーダンス（Q53）でクランプすることにより、 $V_{gs}$ の持ち上がりを小さくする。この対策回路は制御信号が必要となり、一般的には駆動 IC 側に含まれている。Q53 をミラークランプ MOSFET と呼ばれている。	実装
④		C67	MOSFET の $C_{rss}/C_{iss}$ 比が大きくなると、 $V_{gs}$ は持ち上がりやすくなる。（充電電流は $C_{rss}$ に比例するため） $C_{iss}$ に並列に容量を追加し、 $C_{rss}/C_{iss}$ 比を小さくすることで、 $V_{th}$ 以上の持ち上がりを防止する。追加する静電容量値が大きいくほど、持ち上がり量は小さくなるが、駆動能力が必要になるばかりか、スイッチング損失の増加を伴うため、発熱を考慮しながら追加容量を決定する。	未実装

$V_{gs}$  のサージ電圧は数十 ns の短い時間で発生するため、これらのクランプ回路のパターンインダクタンスは極力小さくする必要があり、MOSFET の直近にレイアウトする必要があります。

ローム製 SiC MOSFET の中でも第三世代と呼ばれている SCT3xxxx シリーズは、ゲート-ソース電圧の定格が狭く、これらのクランプ回路を設置することを推奨しています。これらの対策回路を複数用いることで、より効果的に  $V_{gs}$  のサージ電圧を抑えることができますが、MOSFET に近付ける優先順位は以下の通りとなります。

**③ミラークランプ MOS → ②負サージクランプ回路 → ①正サージクランプ回路 → ④GS 間容量 (Csg) 追加**

Figure 32. に保護回路の実装位置を示します。

また、Figure 33～35. に保護回路の有無による波形の違いについて、いくつかの事例を示していますが、実際の動作はデバイス自身の特性のみならず、実装されている基板の影響も大きいため、必ず実機での確認が必要です。



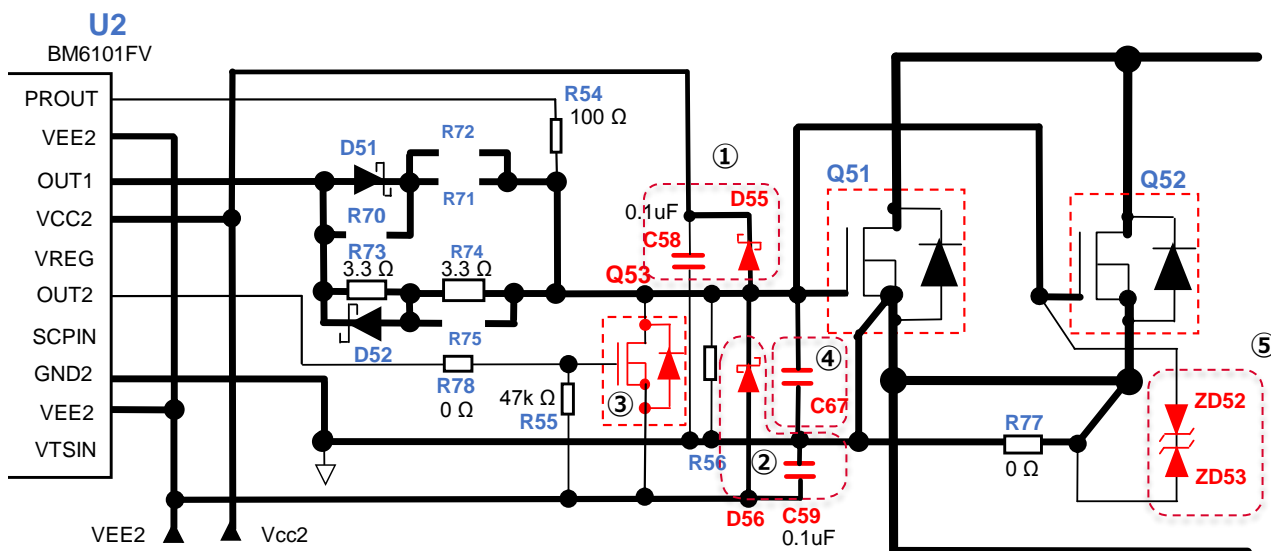


Figure 31. ゲートソース信号の保護回路

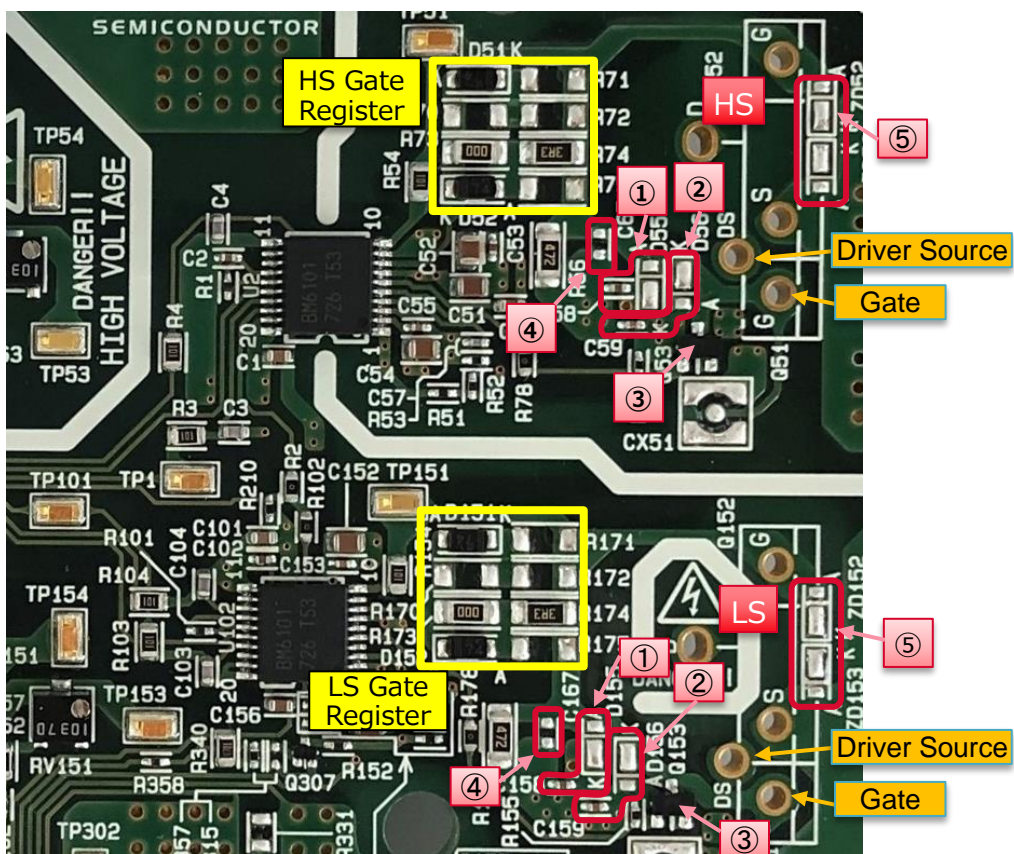


Figure 32. ゲートソース電圧 保護回路の実装位置

## ■ 保護回路による効果

図 33 にダブルパルス試験による Vgs サージ電圧の低減効果事例を示します。

SCT3040KR をブリッジ構成で接続しハイサイト側をスイッチングしました。外付けゲート抵抗は  $10\Omega$  です。一番上の波形はスイッチング側 Vgs、二番目は転流側（ローサイド側）Vgs、三番目はスイッチング側 Vds、一番下の波形はスイッチング側 Id となっています。この波形から明らかに、Vgs 保護回路が全くない（赤線）場合、ターンオン時のセルフターンオンおよびターンオフ時負サージが壊滅的な状況となっていることが分かります。

一方、クランプ SBD のみ（紫線）は負サージは完全に除去できるものの、正サージは除去できずセルフターンオンは防止できていません。ミラークランプ MOS が唯一の解決方法となっている。

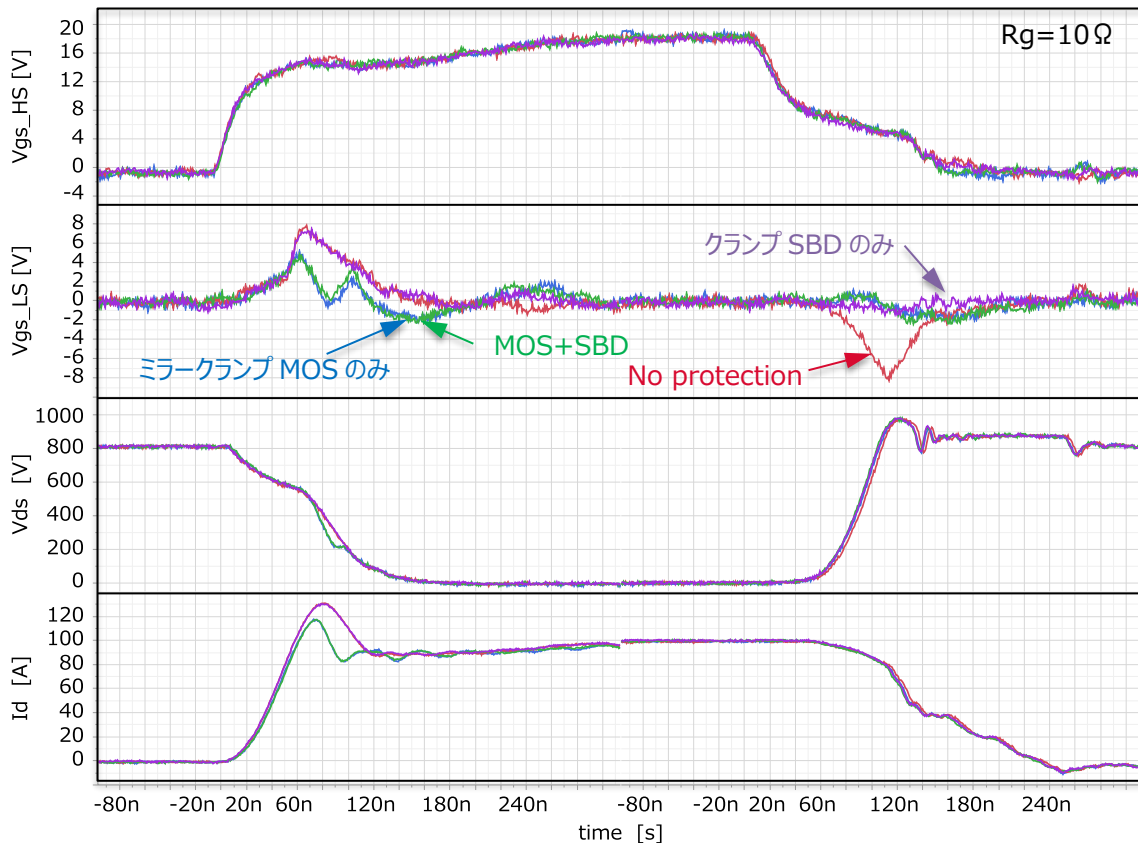


Figure 33. 保護回路の効果 (SCT3040KR)

## ■ Cgs 容量による比較（保護回路なし）

図 34 にゲート保護回路が全て取り除かれている状態での Cgs 効果の測定結果を示します。

ターンオン時は Cgs を追加することにより、セルフターンオンが防止されていることが分かります。ターンオフ時の負サージにはほとんど効果がないことも分かります。Cgs を追加することによりスイッチング損失が大きくなっており、容量値の選定に当たっては、デバイスの発熱を必ず実機で確認することが必要です。

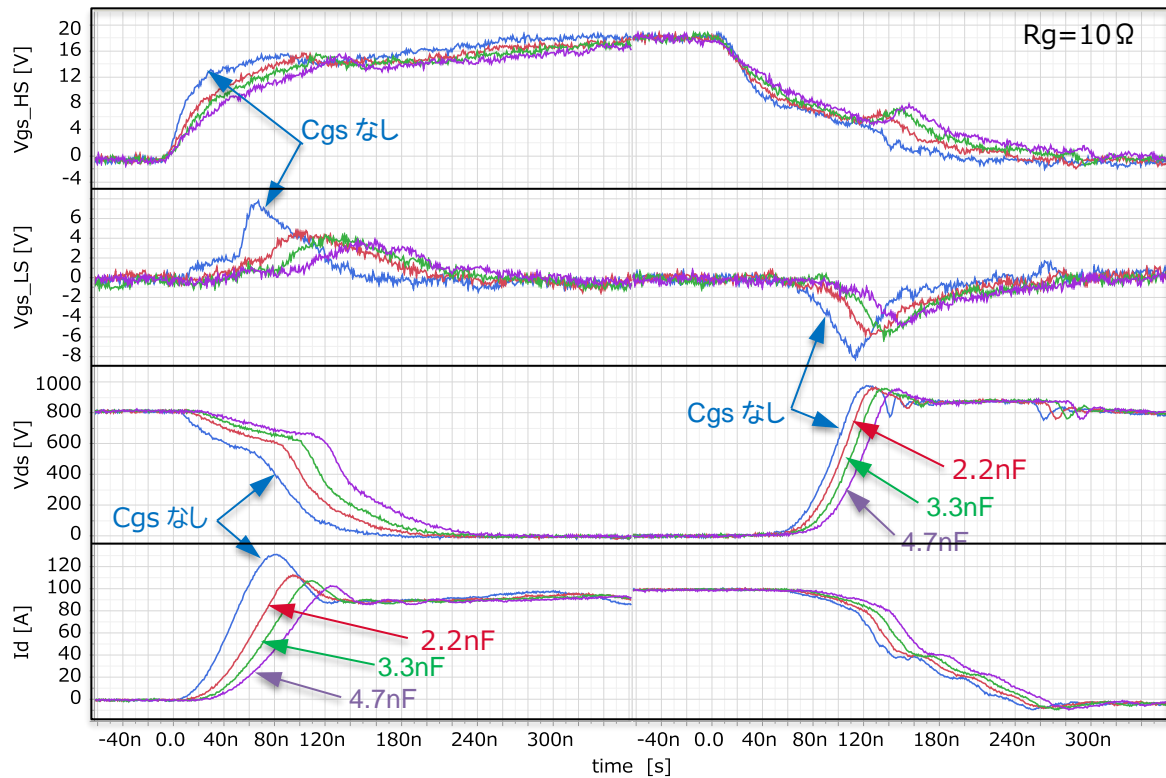


Figure 34. Cgs 比較 (SCT3040KR, 保護回路なし)

## ■ Cgs 容量による比較（保護回路あり）

最後に、Vgs 保護回路を全て実装した状態での Cgs 効果について測定した波形を図 35 に示します。保護回路によりターンオン時およびターンオフ時の不具合は解消されているため、Cgs の追加は不要です。

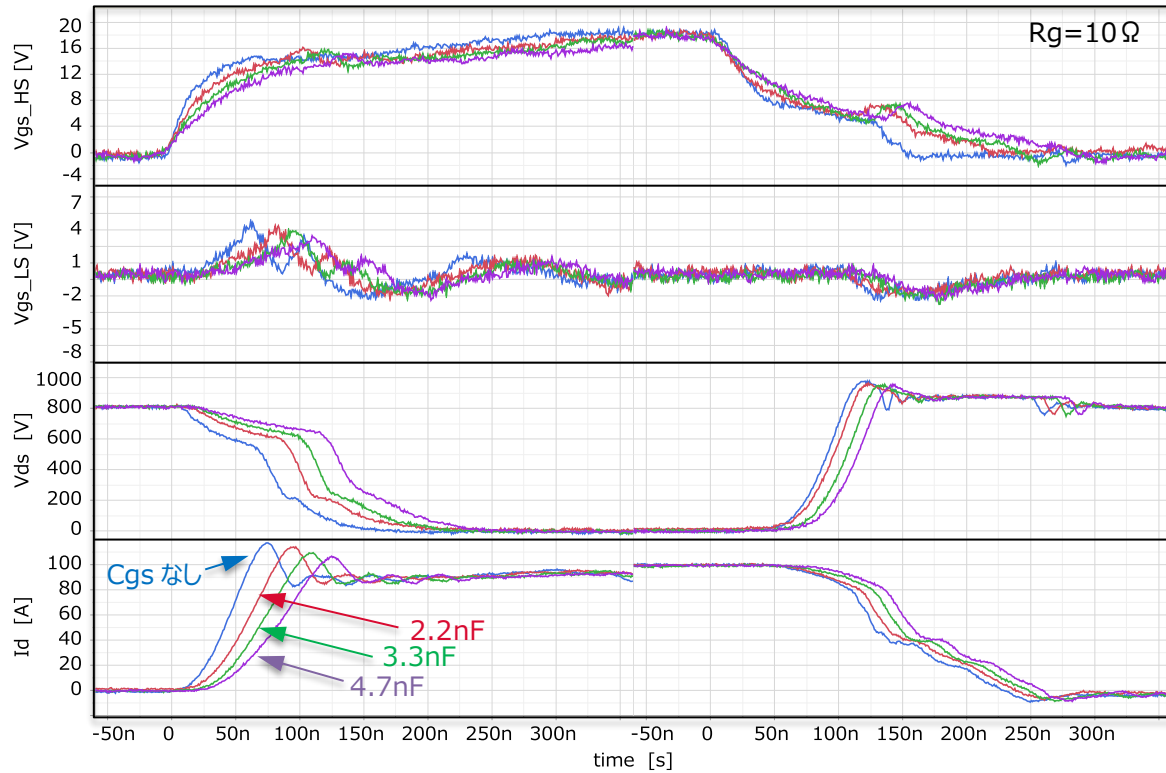


Figure 35. Cgs 比較 (SCT3040KR, 保護回路あり)

## 15. ゲートソース信号の測定時の注意事項

ドライブソース端子を有する MOSFET は、ドレイン電流  $I_d$  の  $di/dt$  が数 A/ns レベルとなり、非常に大きな放射ノイズが発生しています。そのため、 $V_{gs}$  等の比較的低電圧を測定する場合に、電圧プローブの接続方法については細心の注意が必要となります。

図 36 に電圧プローブの接続の違いによる測定波形への影響について示します。

絶縁プローブを接続する際に、ワニグチクリップの (+) 側と (-) 側に空間を持たせた“Big Loop Sensing”とパッケージ根元に、100Ωダンピング抵抗を接続したセンシング線を直接半田付けし、ゲートソース間の接続空間を最小にした“100ohm Damping”の比較データです。100Ωのダンピング抵抗は、センシング線のインダクタンスによる電圧振動を除去するために接続しており、実際の測定波形には殆ど影響しません。

転流側  $V_{gs}$  ( $V_{gs\_LS}$ ) の波形が測定方法によって極性が変わっています。転流側はターンオン時のドレイン電流が立上るタイミングでは転流電流が減少するため、ボディダイオードの  $V_f$  が減少し、 $C_{oss}$  と  $C_{rss}$  への充電が行われています。そのため、 $V_{gs}$  には正サージが発生するはずですが、“Big Loop Sensing”では負サージが発生しています。これは、PCB 上を流れるドレイン電流  $I_d$  の  $di/dt$  により放射ノイズが発生し、プローブの接続空間によって誤って検出しているためです。そこで、接続空間を最小にするためにセンシング線をパッケージの根元に半田付けすることで放射ノイズの影響を最小限に抑え、転流側  $V_{gs}$  のサージ電圧を正確に測定できるようにしました。

更には PCB とデバイス間のリード線間にも接続空間が存在（実装上取り除くことができない）しており、その空間も放射ノイズを誤検出しています。そのため、PCB 上に BNC コネクタを実装し直接 50Ω同軸ケーブルで測定しようとしても、誤検出することがあるので注意が必要です。

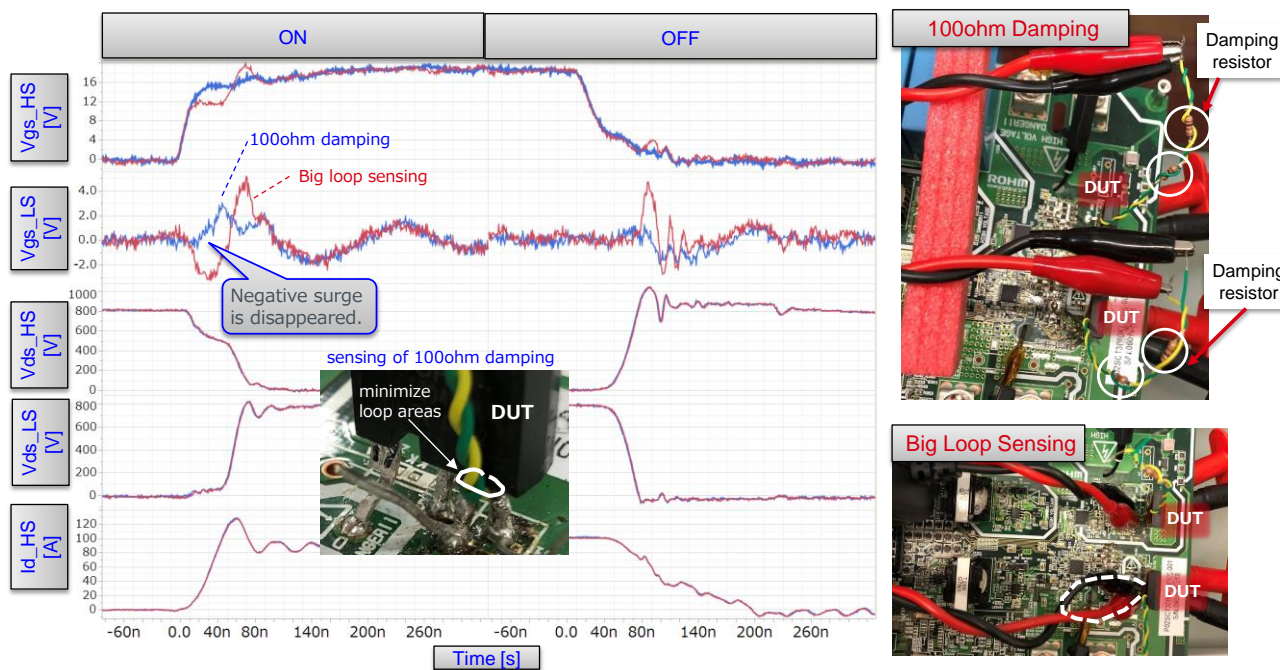


Figure 36. 電圧プローブの接続と測定波形  
(SCT3040KR with  $V_{gs}$  protection circuits)

## ご 注 意

- 1) 本資料の記載内容は改良などのため予告なく変更することがあります。
- 2) 本資料に記載されている内容は製品のご紹介資料です。ご使用に際しては、別途最新の仕様書を必ずご請求のうえ、ご確認ください。
- 3) ロームは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。  
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのディレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もロームは負うものではありません。
- 4) 本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。  
したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 5) 本資料に記載されております技術情報は、製品の代表的動作および応用回路例などを示したものであり、ロームまたは他社の知的財産権その他のあらゆる権利について明示的にも黙示的にも、その実施または利用を許諾するものではありません。上記技術情報の使用に起因して紛争が発生した場合、ロームはその責任を負うものではありません。
- 6) 本資料に掲載されております製品は、耐放射線設計はなされていません。
- 7) 本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ロームへ必ずご連絡の上、承諾を得てください。  
・輸送機器（車載、船舶、鉄道など）、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8) 本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。  
・航空宇宙機器、原子力制御機器、海底中継機器
- 9) 本資料の記載に従わないために生じたいかなる事故、損害もロームはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したものです。万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ロームはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。  
お客様がかかる法令を順守しないことにより生じた損害に関して、ロームは一切の責任を負いません。  
本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をロームの許可なく、転載・複写することを堅くお断りします。



ローム製品のご検討ありがとうございます。  
より詳しい資料やカタログなどご用意しておりますので、お問合せください。

**ROHM Customer Support System**

<http://www.rohm.co.jp/contact/>